

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In Re U.S. Patent Application)

Applicant: Takeda et al.)

Serial No. N/A)

Filed: September 14, 2000)

For: LIQUID CRYSTAL DISPLAY)
DEVICE AND THIN FILM)
TRANSISTOR SUBSTRATE)

Art Unit: N/A)

I hereby certify that this paper is being deposited with the United States Postal Service as Express Mail in an envelope addressed to: Asst. Comm. for Patents, Washington, D.C. 20231, on this date.

9/14/00
Date

Express Mail Label No.: EL409495313US

JC921 U.S. PTO
09/662236#2
30 Nov 00
R. TalbotCLAIM FOR PRIORITYAssistant Commissioner for Patents
Washington, DC 20231

Sir:

Applicants claim foreign priority benefits under 35 U.S.C. § 119 on the basis of the foreign applications identified below:

Japanese Patent Application No. 11-262798

Filing Date: September 16, 1999

Japanese Patent Application No. 11-374720

Filing Date: December 28, 1999

Japanese Patent Application No. 2000-194170

Filing Date: June 28, 2000

A certified copy of each priority document is enclosed.

Respectfully submitted,
GREER, BURNS & CRAIN, LTD.

By

Patrick G. Burns
Reg. No. 29,367September 14, 2000
Sears Tower - Suite 8660
233 South Wacker Drive
Chicago, IL 60606
(312) 993-0080

日本国特許庁
PATENT OFFICE
JAPANESE GOVERNMENT

JC921 U.S. PTO
09/662236



別紙添付の書類に記載されている事項は下記の出願書類に記載されて
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
with this Office.

出願年月日
Date of Application:

1999年 9月16日

出願番号
Application Number:

平成11年特許願第262798号

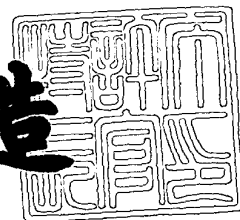
出願人
Applicant (s):

富士通株式会社

2000年 8月25日

特許庁長官
Commissioner,
Patent Office

及川耕造



出証番号 出証特2000-3068743

【書類名】 特許願

【整理番号】 9940204

【提出日】 平成11年 9月16日

【あて先】 特許庁長官殿

【国際特許分類】 G02F 1/1337

【発明の名称】 液晶表示装置及び薄膜トランジスタ基板

【請求項の数】 8

【発明者】

【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

【氏名】 佐々木 貴啓

【発明者】

【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

【氏名】 武田 有広

【発明者】

【住所又は居所】 鳥取県米子市石州府字大塚ノ貳650番地 株式会社米子富士通内

【氏名】 塚大 浩司

【発明者】

【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

【氏名】 小池 善郎

【特許出願人】

【識別番号】 000005223

【氏名又は名称】 富士通株式会社

【代理人】

【識別番号】 100091672

【住所又は居所】 東京都中央区日本橋人形町3丁目11番7号

山西ビル 4 階

【弁理士】

【氏名又は名称】 岡本 啓三

【電話番号】 03-3663-2663

【手数料の表示】

【予納台帳番号】 013701

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9704683

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 液晶表示装置及び薄膜トランジスタ基板

【特許請求の範囲】

【請求項 1】 電極を有する一对の基板の少なくとも一方に、複数の構成単位からなる線状の構造物又は線状のスリットを設けて電圧印加時の液晶配向を制御する垂直配向型の液晶表示装置において、

前記電極上の構造物又は前記電極内のスリットと一方の前記基板上の画素電極のエッジとが交差する部分に、液晶分子が $s = -1$ の配向特異点を形成するための配向制御手段を設けたことを特徴とする液晶表示装置。

【請求項 2】 電極を有する一对の基板の少なくとも一方に、複数の構成単位からなる線状の構造物又は線状のスリットを設けて電圧印加時の液晶配向を制御する垂直配向型の液晶表示装置において、

前記基板の一方に形成された前記構造物又は前記スリットと、前記基板の他方に形成された画素電極のエッジとが交差する部分に、液晶分子が $s = +1$ の配向特異点を形成するための配向制御手段を配置することを特徴とする液晶表示装置。

【請求項 3】 電極を有する一对の基板の少なくとも一方に、屈曲部を備えた複数の構成単位からなる線状の構造物又は線状のスリットを設けて電圧印加時の液晶配向を制御する垂直配向型の液晶表示装置において、

画素電極を有する一方の前記基板上の前記構造物又は前記スリットの前記屈曲部は、前記画素電極のエッジの上から外れていることを特徴とする液晶表示装置。

【請求項 4】 電極を有する一对の基板の少なくとも一方に、屈曲部を備えた複数の構成単位からなる線状の構造物又は線状のスリットを設けて電圧印加時の液晶配向を制御する垂直配向型の液晶表示装置において、

一方の前記基板上の前記画素電極に対向して、他方の前記基板に配置される前記構造物又は前記スリットの屈曲部は、前記画素電極のエッジの上には配置されないことを特徴とする液晶表示装置。

【請求項 5】 第 1 の基板上に形成された蓄積容量形成用電極と、

前記第 1 の基板上に形成された能動素子と、

前記能動素子に接続されて前記第 1 の基板上に形成され、且つスリットによって少なくとも 3 つの領域に分割された画素電極とを備え、

前記画素電極の 3 つの前記領域のうちの一つの領域から別の領域への電氣的接続が、経由する前記領域の異なる複数の経路を持つことを特徴とする薄膜トランジスタ基板。

【請求項 6】請求項 5 に記載の薄膜トランジスタ基板を有する液晶表示装置

【請求項 7】請求項 5 に記載の薄膜トランジスタ基板を有する請求項 1 ～請求項 4 のいずれかに記載の液晶表示装置。

【請求項 8】基板表面に垂直配向処理を施した第 1 及び第 2 の二枚の基板の間に誘電率異方性が負の液晶を挟持し、前記液晶の配向が、電圧無印加時にはほぼ垂直に、所定の電圧を印加した時にはほぼ水平となり、前記所定の電圧より小さい電圧を印加した時には斜めになる配向の液晶表示装置において、

前記第 1 の基板に設けられ、前記所定の電圧より小さい電圧を印加した時に前記液晶が斜めになる配向方向を規制する第 1 のドメイン規制手段と、

前記第 2 の基板に設けられ、前記所定の電圧より小さい電圧を印加した時に前記液晶が斜めになる配向方向を規制する第 2 のドメイン規制手段と、

前記第 1 のドメイン規制手段は、少なくとも、前記第 1 の基板の電極上に設けられ、前記第 1 の基板の前記液晶との接触面の一部を斜面にする前記液晶の層の方へ突き出る誘電体の突起と、

前記第 1 の基板又は前記第 2 の基板のうちの前記液晶を挟持する側の面の上に間隔を置いて形成された複数の第 1 のバスラインと、

前記第 1 のバスラインに交差し、且つ前記第 1 のバスラインの上方で間隔をおいて形成された複数の第 2 のバスラインと、

前記第 1 のバスラインと前記第 2 のバスラインによって区画される領域に形成された画素電極と、

前記画素電極と前記第 1 のバスラインの間の領域の少なくとも一部に対応する部分であって、前記第 1 の基板と前記第 2 の基板の少なくとも一方に形成された

前記突起と異なる誘電体構造物と

を有することを特徴とする液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、液晶表示装置（LCD）及び薄膜トランジスタ基板に関し、より詳しくは、VA型方式の液晶表示装置と薄膜トランジスタ基板に関する。

【0002】

【従来の技術】

TN型TFT-LCDの製造技術は、近年において各段の進歩を遂げ、正面でのコントラスト・色再現性などはCRTを凌駕するまでに至っている。しかし、TN(twisted nematic)-LCDには視野角が狭いという大きな欠点があり、そのために用途が限定されるという問題があった。

【0003】

図1(a)～図1(c)は、この問題を説明する図である。図1(a)は2つの電極101、102間に電圧を印加しない白を表示する状態であり、図1(b)は、中間の電位 V_1 を2つの電極101、102間に印加した中間調を表示する状態であり、図1(c)は、所定の電圧 V_2 を2つの電極101、102間に印加して黒を表示する状態である。

【0004】

図1(a)～図1(c)では、2つの電極101、102の対向面にはそれぞれ配向方向を90度異ならせて配向膜103、104が形成されている。また、2つの電極101、102のそれぞれの外側には、特に図示しないが、直線偏光方向が互いに90度振じれた状態で偏光板が配置されている。なお、図1(a)～図1(c)に示した液晶分子Lは、配向膜103、104の配向方向に従って振じれているが、ここでは便宜的に振じれを考慮しないで図示している。

【0005】

ところで、図1(a)に示したような電圧を印加しない状態では液晶分子Lは同じ方向に、ごく僅かの傾斜角（1°～5°程度）をもって配向している。この状

態ではどの方位でもほぼ白に見える。

また、図 1 (c) に示したような電圧 V_2 を印加した状態では、配向膜 103, 104 表面の近傍を除いた中間の液晶分子 L は垂直方向に配向され、入射した直線偏光は偏光板により遮られるので、外側から黒く見える。この時、一方の電極 101 に斜めに入射する光は、垂直方向に配向された液晶分子の向きに対して斜めに通過するため偏光方向がある程度振じれるために、外側からは完全な黒ではなく、中間調（グレイ）に見える。

【0006】

さらに、図 1 (b) に示すように、図 1 (c) の状態より低い中間の電圧 V_1 を印加した状態では、配向膜 103, 104 の近傍の液晶分子はやはり水平方向に配向されるが、セルの中間部では液晶分子 L が斜めに立ち上がる。そのため、液晶の複屈折性がいくぶん失われ、透過率が低下して中間調（グレイ）表示になる。しかし、これは液晶パネルに対して垂直に入射した光についてのみいえることで、一方の電極 101 の面に斜めに入射した光、すなわち図の左と右の方向から見た場合で様子が異なる。

【0007】

即ち、図 1 (b) において、右下から左上に向かう光に対して液晶分子 L の向きは平行になる。従って、液晶は殆ど複屈折効果を発揮しないため、左側から見ると黒く見えることとなる。これに対して、左下から右上に向かう光に対しては液晶分子 L の向きは垂直になるので、液晶分子 L は入射した光に対して大きな複屈折効果を発揮し、入射した光は振じれるので、白に近い色で見えることになる。即ち、図 1 (b) では、視野角によって表示強度が変わることになり、この点が TN-LCD の最大の欠点となる。

【0008】

そこで、応答速度を低下させずに視野角特性を改善する方式として垂直配向膜を使用する VA (Vertically aligned) 方式が提案されている。

図 2 (a) ～図 2 (c) は、VA 方式を説明する図である。VA 方式は、ネガ型液晶材料と垂直配向膜を組み合わせた方式である。

まず、図 2 (a) に示すように、電圧無印加時には液晶分子は垂直方向に配向し

て黒表示になる。なお、VA方式では、配向膜 1 0 3, 1 0 4 は垂直配向処理が施されている。

【0 0 0 9】

また、図 2 (c) に示すように所定の電圧を 2 つの電極 1 0 1, 1 0 2 間に印加すると、液晶分子 L は水平方向に配向し、白表示になる。VA方式は、TN方式に比べて表示のコントラストが高く、応答速度も速く、白表示と黒表示における視覚特性も良好である。

さらに、図 2 (b) に示すように、白表示の時より小さな電圧を 2 つの電極 1 0 1, 1 0 2 間に印加すると、液晶分子 L は斜めの方向に配向することになる。この場合、電極 1 0 1 の面に対して垂直方向の光は、表示パネルでは中間調として表示される。しかし、図 2 (b) において、右下から左上に向かう光に対しては液晶分子 L は平行になる。従って、液晶分子 L は殆ど複屈折効果を発揮しないために、左側から見ると黒く見えることになる。これに対して、左下から右上に向かう光に対しては液晶分子 L は垂直になるので、液晶分子 L は入射した光に対して大きな複屈折効果を発揮し、入射した光は振じれるので白に近い表示になる。

【0 0 1 0】

このようにVA方式では、電圧無印加時も配向膜近傍の液晶分子がほぼ垂直なため、TN方式より各段にコントラストが高く、視野角特性にも優れている。しかし、VA方式で中間調表示を行う場合に、視野角を変えると表示強度が変わるというTN方式と同様の問題があり、視野角特性という面ではまだ不十分であった。

【0 0 1 1】

本出願人は、従来の垂直配向を使用し、液晶材料として誘電率異方性が負のいわゆるネガ型液晶を電極間に封入して、電圧印加時の液晶分子の傾斜方向が 1 画素内の複数の領域で異なるように規制するドメイン規制手段を設ける構成を、特願平10-185836 号で開示している。

図 3 (a) ～図 3 (c) は、そのドメイン規制手段として第 1 の基板側の 1 画素の電極 1 1 1 にスリット S を設け、第 2 の基板側の電極 1 1 2 の上には 1 画素内で突起 P を設けた構造を採用した場合の配向分割による視覚特性の改善の原理を説

明する図である。

【0012】

図3(a)に示すように、電圧を印加しない状態では液晶分子Lは基板表面に対して垂直に配向する。また、図3(c)に示すように、相対向する電極111, 112の間に所定の電圧を印加すると、液晶分子Lは基板面に対してほぼ水平になって白表示が得られる。

さらに、図3(b)に示すように、中間の電圧を電極111, 112間に印加すると、スリットS(電極エッジ部)Sで基板表面に対して斜めの電界が発生する。また、突起P表面近傍の液晶分子Lは、電圧無印加の状態から僅かに傾斜する。この突起Pの傾斜面と斜め電界の影響により液晶分子Lの傾斜方向が決定され、突起Pの真ん中とスリット部111sの真ん中でそれぞれ液晶分子113の配向方向が分割される。

【0013】

この時、例えば基板の真下から真上に透過する光は、液晶分子Lが多少傾斜しているため、若干の複屈折の影響を受けて透過が抑えられ、グレイの中間調表示が得られる。右下から左上に透過する光は、液晶分子Lが左方向に傾斜した領域では透過しにくい一方、液晶分子Lが右方向に傾斜した領域では非常に透過しやすく、これらを平均するとグレイの中間調表示が得られる。また、左下から右上に透過する光も同様の原理でグレイ表示となる。これにより、1画素の全方位で均一な中間調表示が得られる。

【0014】

従って、図3(b)では、黒、中間調、白の表示状態の全てにおいて、視野角依存性の少ない良好な表示が得られる。

図3(a)～図3(c)では、ドメイン規制手段として、第1の基板側の電極111の1画素にスリットを設け、第2の基板側の電極112の上には1画素内で突起20を設けているが、他の手段でも実現できる。その新たなVA方式を、以下にMVA(multi-domain vertical alignment)方式という。

【0015】

図4(a)～図4(c)は、ドメイン規制手段を実現する例を示す図である。

図 4 (a) は電極形状のみで実現する例を示し、図 4 (b) は基板表面の形状を工夫する例を示し、図 4 (c) は、電極形状と基板表面の形状を工夫する例を示す。これらの例のいずれも図 3 (a) ~ 図 3 (c) に示す配向が得られるが、それぞれの構造は多少異なる。

【 0 0 1 6 】

次に、図 4 (b) に示した 2 つの基板の対向面上に突起を設けた場合を例にして説明する。

図 4 (b) において、2 つの基板の対向面側の電極 1 1 1, 1 1 2 の上には、互い違いに配向方向を分割するための突起 P_1 、 P_2 が形成されており、それらの内側の面の上に垂直配向膜 1 1 3, 1 1 4 が設けられている。垂直配向膜には垂直配向処理が施されている。2 つの基板間に注入している液晶はネガ型である。電圧無印加時には、垂直配向膜上では液晶分子 L は基板面に対して垂直に配向する。突起 P_1 、 P_2 での液晶分子 L もその斜面に垂直に配向しようとするので、突起 P_1 、 P_2 上の液晶分子 L は傾斜する。しかし、電圧無印加時には、突起 P_1 、 P_2 を除く領域の殆どの部分では、液晶分子 L は基板面に対してほぼ垂直に配向するため、図 3 (a) に示したように良好な黒表示が得られる。

【 0 0 1 7 】

電圧印加時には、液晶分子 L は突起 P_1 、 P_2 のない部分では基板に平行（電界は基板に垂直）であるが、突起 P_1 、 P_2 の近傍では傾斜する。即ち、電圧印加時には、液晶分子 L は電界の強度の応じて傾斜するが、電界は基板に垂直な向きであってラビングによって傾斜方向を規定していない場合には、電界に対して傾斜する方位は 360° の全ての方向があり得る。突起 P_1 、 P_2 では、電界は突起 P_1 、 P_2 の斜面に平行になる方向に傾いており、電圧が印加されると液晶分子 L は電界に垂直な方向に傾くが、この方向は突起 P_1 、 P_2 によりもともと傾斜している方向と一致しており、より安定的に配向することになる。このように、突起 P_1 、 P_2 は、その傾斜と斜面の電界の両方の効果によって安定した配向を得ている。更に、強い電圧が印加されると、液晶分子 L は基板にほぼ平行になる。

【 0 0 1 8 】

以上のように、突起 P_1 、 P_2 は電圧を印加した時の液晶分子 L の配向する方位を決定するトリガの役割を果たしている。

図 4 (a) では、両方は或いは片方の電極 1 1 1, 1 1 2 にスリット S_1 、 S_2 を設けている。配向膜 1 1 3, 1 1 4 には垂直配向処理を施し、基板間にネガ型液晶を封入する。電圧を印加しない状態では、液晶分子は基板表面に対して垂直に配向するが、電圧を印加するとスリット（電極エッジ部） S_1 、 S_2 で基板表面に対して斜めの方向の電界が発生する。この斜めの電界の影響で液晶分子 L の傾斜方向が決定され、図示のように左右方向に液晶の配向方向が分割される。

【 0 0 1 9 】

図 4 (c) は、図 4 (a) と図 4 (b) の方式を組み合わせた例であり、一方の電極 1 1 1 にはスリット S が形成され、他方の電極 1 1 2 の上には突起 P が設けられている。

以上、3つのドメイン規制手段を実現する例を示したが、いろいろな変形が可能である。

【 0 0 2 0 】

図 5 は、4 方向に配向分割する液晶表示パネルにおけるバスライン、突起、画素、電極との配置関係を示す平面図であり、図 6 は、図 5 の I - I 線断面図である。

図 5、図 6 において、TFT 基板 1 2 1 上には、X 方向（図中横方向）に延在する複数のゲートバスライン 1 2 2 が Y 方向（図中縦方向）に間隔をおいて形成されている。また、各ゲートバスライン 1 2 2 の間には X 方向に延在する容量バスライン 1 2 3 が形成されている。その容量バスライン 1 2 3 からは後述するドレインバスラインの一部に対向するように補助容量支線 1 2 3 a がゲートバスライン 1 2 2 に接触しない程度の長さで Y 方向に形成されている。

【 0 0 2 1 】

それらのゲートバスライン 1 2 2 と容量バスライン 1 2 3 は、第 1 絶縁膜 1 2 4 によって覆われている。さらに、第 1 絶縁膜 1 2 4 上には、Y 方向に延在する複数のドレインバスライン 1 2 5 が X 方向に間隔をおいて形成されている。ゲートバスライン 1 2 2 とドレインバスライン 1 2 5 の交差箇所に対応して TFT (

薄膜トランジスタ) 1 2 6 が形成されている。T F T 1 2 6 は、第 1 絶縁膜 1 2 4 を介してゲートバスライン 1 2 5 上に形成された半導体層 1 2 6 a と、半導体層 1 2 6 a の上に形成されたドレイン電極 1 2 6 d と、半導体層 1 2 6 a の上に形成されたソース電極 1 2 6 s を有しており、ドレイン電極 1 2 6 d は近くのドレインバスライン 1 2 5 に接続されている。ドレインバスライン 1 2 5 と T F T 1 2 6 は第 2 絶縁膜 1 2 7 によって覆われている。

【 0 0 2 2 】

また、2 本のドレインバスライン 1 2 5 と 2 本のゲートバスライン 1 2 2 によって囲まれる領域であって第 2 絶縁膜 1 2 7 の上には I T O よりなる画素電極 1 2 8 が形成されている。その画素電極 1 2 8 は第 2 絶縁膜 1 2 7 のホール（不図示）を通してソース電極 1 2 6 s に接続されている。

容量バスライン 1 2 3 の電位は任意の大きさに固定されている。ドレインバスライン 1 2 5 の電位が変動すると、浮遊容量に起因する容量結合により画素電極 1 2 8 の電位が変動する。図 6 の構成では、画素電極 1 2 8 が補助容量を介して容量電極 1 2 3 に接続されているため、画素電極 1 2 8 の電位変動を低減することができる。

【 0 0 2 3 】

図 6 において、T F T 基板 1 2 1 に対向する対向基板 1 3 1 にはカラーフィルタ 1 3 2、ブラックマトリクス 1 3 3、共通電極 1 3 4、配向膜 1 3 5 が順に形成されている。

また、対向基板 1 3 1 と T F T 基板 1 2 1 の互いの対向面上には、それぞれ、Y 方向に延在するジグザク屈曲パターンを有する突起物 1 3 0、1 3 6 が形成されている。屈曲パターンの折れ曲がり角は概ね 9 0 度である。

【 0 0 2 4 】

T F T 基板 1 2 1 側の突起物 1 3 0 は X 方向に等間隔で配列され、その折れ曲がり点はゲートバスライン 1 2 2 のほぼ中央に配置されている。対向基板 1 3 1 側の突起物 1 3 6 は、T F T 基板 1 2 1 側の突起物 1 3 0 とほぼ同じ形状のパターンを有し、しかも、T F T 基板 1 2 1 の複数の突起物 1 3 0 の間のほぼ中央に位置するように共通電極 1 3 4 の上に形成されている。

【0 0 2 5】

T F T 基板 1 2 1 側の突起物 1 3 0 と画素電極 1 2 8 は配向膜 1 2 9 に覆われ、対向基板 1 3 1 側の突起物 1 3 6 もまた別な配向膜 1 3 5 に覆われている。T F T 基板 1 2 1 側の突起物 1 3 0 と対向基板 1 3 1 側の突起物 1 3 6 は、それぞれ画素電極 1 2 8 の縁と 4 5 度の角度で交わる。

また、T F T 基板 1 2 1 と対向基板 1 3 1 のうち液晶材料 1 3 9 を挟んでいない面には、それぞれ偏光板（不図示）が配置される。それらの偏光板は、それらの偏向軸が突起物 1 3 0、1 3 6 の角直線部分で 4 5 度で交わり、且つ、クロスニコルとなるように配置される。即ち、一方の偏光板の偏向軸は、図の X 方向に平行であり、他方の偏向軸は図の Y 方向に平行である。

【0 0 2 6】

T F T 基板 1 2 1 と対向基板 1 3 1 は、互いにある間隔を隔てて平行に配置され、それらの間隙には液晶材料 1 3 9 が充填されている。液晶材料 1 3 9 は、上記したように負の誘電率異方性を有するものが採用されている。突起物 1 3 0、1 3 6 は、液晶材料 1 3 9 の誘電率と同等或いはそれ以下の誘電率を有する材料から形成されている。

【0 0 2 7】

次に、画素電極にスリットを設けた場合を例に挙げて中間電圧を画素電極に印加した場合の液晶分子 L の配向について説明する。

図 7 は、図 5 に示した突起物 1 3 0 の代わりに画素電極にスリット S を設けた T F T 基板上のゲートバスライン、ドレインバスライン、容量バスライン及び画素電極 1 2 8 の配置関係を示す平面図である。

【0 0 2 8】

図 7 において、画素電極 1 2 8 a は、上側の突起物 1 3 6 a の間を通る複数のスリット S によって複数の領域に分割されている。それらの領域は、各スリット S を横切るつなぎ部 1 2 8 b によって互いに導通している。画素電極 1 2 8 a の中央近傍の 2 つのスリット S は、画素電極 1 2 8 a のエッジ部で互いに交わっている。

【0 0 2 9】

そして、画素電極 128a に中間電圧を印加すると。画素電極 128a 上の液晶分子 L は、画素電極 128a の面に対して傾斜する。図 7 において液晶分子 L は、円錐で示され、その先鋭部は TFT 基板側の液晶分子の一端の位置を示し、その円錐のうち円面は対向基板側の他端の位置を示している。その液晶分子 L の傾斜方向は図 4 で示した原理によって 4 種類となる。

【0030】

以上説明したように、MVA 方式は、誘電率異方性が負の液晶を基板面に対してほぼ垂直に配向させる方式であり、コントラストが高い上に、スイッチング速度を低下させること無しに視覚特性が改善できるので、表示品質が良好である。

しかも、ドメイン規制手段を使用することにより、視野角特性を一層改善できる。

【0031】

【発明が解決しようとする課題】

MVA 方式の液晶表示装置は、高画質で高信頼性、高生産性を実現できる。

しかし、もともと VA 方式は、TN 方式のような水平配向型に比べて弱アンカリングであるため、電界の影響を受けやすいという性質があり、MVA 方式もそのような性質を受け継いでいる。

【0032】

従って、図 8(a), (b) に示すように、ゲートバスラインの電位 E_{gc} 、ドレインバスラインの電位（データ電圧） E_{gs} の変動によって画素電極 128 周囲の液晶分子 L の配向状態が変化する場合がある。そのような現象は、TN 方式の場合にも同様に発生するが、TN 方式よりも VA 方式の方が発生し易いと考えられる。

また、MVA 方式特有の現象として、駆動その他の諸々の条件によって突起物が帯電することがある。このとき、ドレインバスライン、ゲートバスラインと交差する部分の液晶配向が突起物の帯電の影響によっても変化する。

【0033】

画素周囲の配向が変化すると、それに応じて浮遊容量、例えばゲート・共通電極間容量 C_{gc} 、ゲート・ソース間容量 C_{gs} 、ドレイン・共通電極間容量 C_{dc} 等の値も変化する。その結果、容量結合により画素電極 126s の電位も変動する。

通常は、補助容量によって画素電極の電位変動を低減しているが、完全には補いきれない場合がある。特に、高開口率化のために補助容量を小さくした場合に発生しやすい。画素電極電位が変動すると、フリッカとよばれるちらつきが画面に発生する。

【0034】

画素電極電位の変動が完全に無くなる程度に補助容量を大きくする手段もあるが、その分だけ開口率が小さくなる。

次に、MVA方式の液晶表示装置における残像の発生について説明する。

液晶表示装置における残像の発生は、応答速度の異常が原因とされるが、これは、上記した電極上の突起物やスリットの上でドメイン制御方向が定まっていなかったために生じる。

【0035】

そのドメイン制御方向の不安定さはセル厚のばらつきなどによって生じ、これにより残像が生じるような液晶表示装置は、不良品として出荷されない。

長時間残る残像の発生原因を調査した結果、次のことが明らかになった。

即ち、複数の突起又はスリットを電極に形成した構造を採用した液晶表示装置において、図9(a),(b)に示すように、表示を黒から白に変化させた時のドメイン状態と、表示を中間調から白に変化させた時のドメイン状態とに違いが見られる場合に、長時間残る残像が発生することが分かった。

【0036】

図9(a)において、表示を黒から白に変化させた後のスリットS上のドメイン数は、画素電極128aの全てのつなぎ部128bとつなぎ部128bの間を境界にして分割されて6個存在する。これにより、スリットS近傍の液晶分子Lは、スリットSの直線部分に対して垂直方向に配向する。

一方、図9(b)において、黒、中間調、白の順に表示を変えた後のスリットS上のドメイン数は、一部のつなぎ部128bを境にして分割された2個又は4個である。これにより、つなぎ部128bとその中間を境にしてドメインが変化しない領域が存在し、その領域では、スリットS近傍の液晶分子LはスリットSの直線部分に対して斜めに配向している。

【 0 0 3 7 】

その原因の一つは、中間調表示では突起物 1 3 0 若しくはスリット S 上の液晶分子 L には十分に電圧がかからないために、液晶分子 L は図 1 0 に示すように基板面に対してほぼ垂直状態となっており、画素電極 1 2 8 a のエッジの電界やこれに影響を受けた表示ドメインの配向の影響が、つなぎ部による配向制御手段の分割箇所にも及び、配向制御手段を分割したことによる配向制御効果が十分機能しないためと考えられる。即ち、中間表示の時に、スリット S 若しくは突起物 1 3 0 の上の液晶分子 L が垂直状態になると、それらの近傍の液晶分子 L は画素電極 1 2 8 a のエッジの電界の影響を受けてスリット S 又は突起物 1 3 0 の直線部分に対して傾斜配向してしまう。

【 0 0 3 8 】

これにより、中間調表示から白表示に移った時に、図 9 (a) に示した③のドメインが消えて②と④のドメインがつながり、ついで、⑤のドメインが消えて④と⑥のドメインがつながり、この結果、図 9 (b) に示すように、右上方向を向くドメイン同士がつながって左下を向くドメインが消えてしまい、白表示の後のスリット S 上のドメインが①と②の 2 つに減少することになる。

【 0 0 3 9 】

残像発生の別な原因の 1 つとして、配向制御手段の突起物 1 3 0 又はスリット S のパターンの屈曲部が画素電極 1 2 8 a のエッジに配置されることが考えられる。その屈曲部での液晶分子 L が取りうる配向状態は、図 1 1 (a) ~ (c) に示す 3 種類のいずれかである。

ところが、画素電極 1 2 8 a のエッジによる配向の影響を受けることによって、屈曲部での配向は図 1 1 (c) に示す状態になり、その結果、図 1 2 の一点鎖線で囲んで示すように、画素電極 1 2 8 a のエッジによる配向制御方向が画素内方に広がる。これが、特に中間調表示の場合のスリット S 上のドメインの配向に影響を与えることにより、配向制御手段を分割したことによる配向制御効果が十分機能しないものと考えられる。

【 0 0 4 0 】

また、T F T 基板においては、複数の電極が積層される領域、特に画素電極 1

2 8 a と容量電極（容量バスライン）1 2 3 は、図 1 3 (a), (b) に示すように、それらの間の絶縁膜を突き抜けて短絡が発生することがある。このとき、配向制御手段としてスリット S を用いて画素電極 1 2 8 a を複数の領域に分割し、且つそれらの領域をつなぎ部 1 2 8 b によって電氣的に接続している構造の液晶表示装置では、図 1 3 (a), (b) の X で示すように、画素電極 1 2 8 a の中で容量バスライン 2 1 8 と短絡している領域の T F T 1 2 6 寄りのつなぎ部 1 2 8 b を切断することにより、その短絡領域を他の領域から切り離して画素内の液晶分子を部分的に駆動させることができる。

【0 0 4 1】

しかし、画素電極 1 2 8 a のうち容量バスライン 1 2 3 に短絡している領域が画素の中央に存在しているために、図 1 3 (a) の一点鎖線で示すように、画素電極 1 2 8 a の半分以上の面積しか駆動できないことになり、この画素領域は点欠陥不良となって装置の歩留まりを低下させる。

本発明の目的は、補助容量の大きさを変えことなく画素電極の電位変動を低減し、フリッカを小さくすることができる液晶表示装置を提供することにある。

【0 0 4 2】

また、本発明の他の目的は、応答特性を改善し、製造歩留まりを向上することができる液晶表示装置と薄膜トランジスタ基板を提供することにある。

【0 0 4 3】

【課題を解決するための手段】

(1) 上記した課題は、図 2 4 に例示するように、電極を有する一对の基板の少なくとも一方に、複数の構成単位からなる線状の構造物又は線状のスリットを設けて電圧印加時の液晶配向を制御する垂直配向型の液晶表示装置において、前記構造物又は前記電極内のスリットと一方の前記基板上の画素電極のエッジとが交差する部分に、液晶分子が $s = -1$ の配向特異点を形成するための配向制御手段を設けたことを特徴とする液晶表示装置によって解決される。

【0 0 4 4】

また、上記した課題は、図 2 6 に例示するように、電極を有する一对の基板の少なくとも一方に、複数の構成単位からなる線状の構造物又は線状のスリットを

設けて電圧印加時の液晶配向を制御する垂直配向型の液晶表示装置において、前記基板の一方に形成された前記構造物又は前記スリットと、前記基板の他方に形成された画素電極のエッジとが交差する部分に、液晶分子が $s = +1$ の配向特異点を形成するための配向制御手段を配置することを特徴とする液晶表示装置によって解決される。

【0045】

また、上記した課題は、図28に例示するように、電極を有する一对の基板の少なくとも一方に、屈曲部を備えた複数の構成単位からなる線状の構造物又は線状のスリットを設けて電圧印加時の液晶配向を制御する垂直配向型の液晶表示装置において、画素電極を有する一方の前記基板上の前記構造物又は前記スリットの前記屈曲部は、前記画素電極のエッジの上から外れていることを特徴とする液晶表示装置によって解決される。

【0046】

また、上記した課題は、図29に例示するように、電極を有する一对の基板の少なくとも一方に、屈曲部を備えた複数の構成単位からなる線状の構造物又は線状のスリットを設けて電圧印加時の液晶配向を制御する垂直配向型の液晶表示装置において、一方の前記基板上の前記画素電極に対向して、他方の前記基板に配置される前記構造物又は前記スリットの屈曲部は、前記画素電極のエッジの上には配置されないことを特徴とする液晶表示装置により解決される。

【0047】

また、上記した課題は、図30に例示するように、第1の基板上に形成された蓄積容量形成用電極と、前記第1の基板上に形成された能動素子と、前記能動素子に接続されて前記第1の基板上に形成され、且つスリットによって少なくとも3つの領域に分割された画素電極とを備え、前記画素電極の3つの前記領域のうちの一つの領域から別の領域への電氣的接続が、経由する前記領域の異なる複数の経路を持つことを特徴とする薄膜トランジスタ基板により解決される。

【0048】

上記した課題は、前記薄膜トランジスタ基板を有する液晶表示装置によって解決される。

上記した課題は、前記薄膜トランジスタ基板を有する前記いずれかの液晶表示装置によって解決される。

次に、本発明の作用について説明する。

【0049】

本発明は、ドメイン規制手段として用いられる電極上の構造物と電極内のスリットの少なくとも一方を有する液晶表示装置において、それらの構造物又はスリットの延長線が画素電極のエッジに交差する部分の近傍で、液層分子が $s = -1$ 又は $s = +1$ となるような配向特異点を形成している。

液晶分子が本発明を適用した場合のスリット上のドメインの変化は、例えば図 3 1 (a) に示すように、黒表示から白表示に変化させた時には、つなぎ部により分断されたスリット上のドメインの数は①～⑧の 8 個である。また、図 3 1 (a) によれば、従来技術を示す図 9 (a) に比べて⑧と⑨のドメイン数が増える。これは、画素電極のエッジに $s = -1$ の配向ベクトルの特異点が形成されるためである。また、黒表示から中間調表示を経て白表示に変化した時には、図 3 1 (b) に示すように、⑥と⑧のドメインがつながり⑦のドメインが消える。即ち、図 9 (a) に比べてスリット上のドメイン変化は画素電極のエッジ近傍でのごく僅かなレベルに抑えられている。

【0050】

これにより、黒表示から白表示に応答させ時の白と、中間調表示から白に応答させた時の白とのドメイン状態の違いを目立たないレベルに小さくすることができ、ドメインの変化を残像として認識できないレベルに低減することができた。

本発明は、配向制御手段が複数の構成単位から形成されているパネルに組み合わせて適用することによって、はじめて高い効果が得られる。単に画素電極のエッジのみに構造物若しくはスリット上のドメイン制御手段を設けただけでは、画素電極の中央付近のドメインが制御できないために残像が発生してしまう。さらに、中間調表示から白応答時においては、画素電極のエッジの制御手段が効かなくなるため、画素電極内で構造物又はスリット上のドメインの制御が全くできなくなって残像が発生する。

【0051】

また、本発明では、画素電極のエッジによる電界が屈曲部に与える影響を排除するようにしたので、画素電極エッジ近傍において、構造物又はスリット本来の配向制御とは異なる配向状態の発生を低減できることで、残像を無くすることができる。

さらに、本発明では、画素電極の電氣的接続経路として、蓄積容量形成用電極と容量を形成している領域を介する経路と、介さない経路の2系統設けている。これにより、蓄積容量形成用電極と画素電極との電氣的短絡が生じた場合、容量を形成している領域を電氣的に他の領域から切断することによって、その他の領域を液晶分子が駆動可能な領域として用いることができる。この画素は、その短絡が生じていない正常な場合に比べて表示特性が若干異なるが、個数や場所によっては表示不良の規格をクリアすることもある程度の特性の違いであるため、TFT基板の歩留まりの改善が図れる。

(2) 上記した課題は、図14～図22に例示するように、基板表面に垂直配向処理を施した第1及び第2の二枚の基板の間に誘電率異方性が負の液晶を挟持し、前記液晶の配向が、電圧無印加時にはほぼ垂直に、所定の電圧を印加した時にはほぼ水平となり、前記所定の電圧より小さい電圧を印加した時には斜めになる配向の液晶表示装置において、前記第1の基板に設けられ、前記所定の電圧より小さい電圧を印加した時に前記液晶が斜めになる配向方向を規制する第1のドメイン規制手段と、前記第2の基板に設けられ、前記所定の電圧より小さい電圧を印加した時に前記液晶が斜めになる配向方向を規制する第2のドメイン規制手段と、前記第1のドメイン規制手段は、少なくとも、前記第1の基板の電極上に設けられ、前記第1の基板の前記液晶との接触面の一部を斜面にする前記液晶の層の方へ突き出る誘電体の突起と、前記第1の基板又は前記第2の基板のうちの前記液晶を挟持する側の面の上に間隔を置いて形成された複数の第1のバスラインと、前記第1のバスラインに交差し、且つ前記第1のバスラインの上方で間隔をおいて形成された複数の第2のバスラインと、前記第1のバスラインと前記第2のバスラインによって区画される領域に形成された画素電極と、前記画素電極と前記第1のバスラインの間の領域の少なくとも一部に対応する部分であって、前記第1の基板と前記第2の基板の少なくとも一方に形成された前記突起と異なる

誘電体構造物とを有することを特徴とする液晶表示装置によって解決される。

【0052】

次に、本発明の作用について説明する。

本発明によれば、互いに交差するゲートバスライン（第1のバスライン）と画素電極の間の領域、又はドレインバスライン（第2のバスライン）と画素電極の間の領域に誘電体構造物を配置した。

これにより、画素電極とバスラインの間の誘電率は誘電体構造物によって固定されるので、それらの間の浮遊容量変動は抑制される。

【0053】

また、誘電体構造物がバスラインの上にも形成されることにより、誘電体構造物の上の液晶層が薄くなってその液晶層の液晶分子が垂直の配向から動きにくくなり、印加電圧が変化しても液晶分子が傾斜しにくくなって浮遊容量変動が非常に小さくなる。しかも、バスラインの上方の浮遊容量は誘電体構造により固定される成分が大きくなるので、その浮遊容量の変動は少なくなる。

【0054】

以上のように、浮遊容量の変動が抑制されると、画素電位が一定となってフリッカの発生が防止される。しかも、容量の変動を抑えるための容量バスラインの幅を狭くして開口率を上げることが可能になる。

【0055】

【発明の実施の形態】

以下に本発明の実施形態を図面に基づいて説明する。

（第1の実施の形態）

図14は、本発明の第1実施形態に係るMVA方式の液晶表示装置の1画素の絶縁膜、誘電体突起を除いたTFT基板の平面状態を示している。図15は、図14に示したTFT基板上に誘電体突起を形成した状態を示す平面図である。図16は、図15のII-II線断面図、図17は図15のIII-III線断面図、図18は、図15のIV-IV線断面図である。

【0056】

図14において、TFTが形成される第1のガラス基板（TFT基板）1の上

には、X方向（図中横方向）に延在する複数のゲートバスライン2がY方向（図中縦方向）に間隔をおいて形成されている。

また、各ゲートバスライン2の間にはX方向に延在する容量バスライン（蓄積容量形成用電極）3が形成されている。その容量バスライン3からは後述するドレインバスラインの一部に対向する補助容量支線3 aがゲートバスライン2に接触しない程度の長さでY方向に延在されている。

【0057】

ゲートバスライン2と容量バスライン3と補助容量支線3 aは、同時に形成される。

即ち、第1のガラス基板1の上に、厚さ100nmのアルミニウム膜と厚さ50nmのチタン膜をスパッタリングにより形成した後に、それらの膜をフォトリソグラフィ法によりパターニングすることによってゲートバスライン2、容量バスライン3及び補助容量支線3 aが形成される。そのパターニングには、 BCl_3 と Cl_2 の混合ガスを用いた反応性イオンエッチング（RIE）法が用いられる。

【0058】

ゲートバスライン2と容量バスライン3は、図16に示すように、プラズマ励起型化学気相成長（PECVD）法によって形成された厚さ400nmの窒化シリコンよりなるゲート絶縁膜4によって覆われ、このゲート絶縁膜4上には、Y方向に延在する複数のドレインバスライン5がX方向に間隔をおいて形成されている。

【0059】

ゲートバスライン2とドレインバスライン5の交差部分の近傍には、能動素子としてTFET（薄膜トランジスタ）6が形成されている。

そのTFET6は、図17に示すように、ゲートバスライン5の一部を跨ぐ領域にゲート絶縁膜4を介して形成された活性層6 aと、ゲートバスライン5の一方の活性層6 aの上に形成されたドレイン電極6 dと、ゲートバスライン5の他側の活性層6 aの上に形成されたソース電極6 sを有しており、ドレイン電極6 dは近くのドレインバスライン5に接続されている。

【0060】

ドレイン電極 6 d とソース電極 6 s は、活性層 6 a のチャンネル領域の上に形成されたチャンネル保護膜 6 b の上で分離されている。

そのチャンネル保護膜 6 b は、次のような方法によって形成される。

即ち、活性層 6 a とゲート絶縁膜 4 の上に、窒化シリコン膜を P E - C V D 法により 1 4 0 n m の厚さに窒化シリコン膜の形成した後に、その窒化シリコン膜の上にフォトレジスト（感光性樹脂）を塗布する。そして、フォトレジストを露光、現像してレジストパターンが形成される。その露光処理は、ゲートバスライン 2 を露光マスクに用いてガラス基板 1 の下面からフォトレジストに露光光を照射する第 1 の露光工程と、通常の露光マスクを用いてガラス基板 1 の上面からフォトレジストに露光光を照射する第 2 の露光工程とを有している。これにより、ゲートバスライン 5 の縁によってレジストパターンの縁が画定される。そして、そのようなレジストパターンに覆われない領域の窒化シリコン膜を緩衝フッ酸を用いたウェット法又はフッ酸系ガスを用いた R I E 法によりエッチングすると、窒化シリコン膜よりなるチャンネル保護膜 6 b が形成されることになる。

【 0 0 6 1 】

なお、活性層 6 a は、ゲート絶縁膜 4 上に P E - C V D 法により形成された厚さ 3 0 n m のノンドープアモルファスシリコン膜をパターニングすることにより形成される。

また、ソース電極 6 s とドレイン電極 6 d とドレインバスライン 5 は、ともに厚さ 3 0 n m の n^+ 型アモルファスシリコン膜、厚さ 2 0 n m のチタン膜、厚さ 7 5 n m のアルミニウム膜及び厚さ 8 0 n m のチタン膜をゲート絶縁膜 4 及びチャンネル保護膜 6 b の上に順に形成した後に、これらの膜を 1 枚のマスクを用いてパターニングすることにより形成される。そのエッチングは、 BCl_3 と Cl_2 の混合ガスを用いた R I E 法によっている。そのエッチングの際にチャンネル保護膜 6 b は、エッチング停止膜として機能する。

【 0 0 6 2 】

T F T 6 とドレインバスライン 5 は、酸化シリコン又は窒化シリコンよりなる保護絶縁膜 7 によって覆われている。

また、保護絶縁膜 7 の上であって 2 本のドレインバスライン 5 と 2 本のゲート

バスライン 2 によって囲まれる領域には、厚さ 70 nm の ITO よりなる透明な画素電極 8 が形成されている。ITO 膜のパターニングは、シュウ酸系のエッチャントを用いたウェットエッチング法を用いて行われる。

【0063】

その画素電極 8 は、保護絶縁膜 7 のホール 7 a を通してソース電極 6 s に接続されている。

保護絶縁膜 7 と画素電極 8 の上には、図 14 に示す二点鎖線で示す位置に、Y 方向に延在するジグザクな屈曲パターンを有する絶縁性の突起物 10 が X 方向に等間隔で形成されている。その屈曲パターンの折れ曲がり角は概ね 90 度であり、その折れ曲がり点はゲートバスライン 2 のほぼ中央に配置されている。その突起物 10 の側面は基板面に対して傾斜している。

【0064】

また、保護絶縁膜 7 の上には、図 15 ～ 図 18 に示すように、ゲートバスライン 2 とドレインバスライン 5 と画素電極 8 のそれぞれの間に介在される誘電体構造物 11 が形成されている。

そのような誘電体構造物 11 と突起物 10 は、例えば次のような方法によって形成される。

【0065】

即ち、保護絶縁膜 7 と画素電極 8 の上に、高感度のネガ型レジストと低感度ネガ型レジストを順に塗布する。そして、第 1 の露光によって屈曲パターンの潜像を高感度ネガ型レジストに形成する。第 1 の露光では、低感度ネガ型レジストを露光しないような露光量に設定される。続いて、低感度ネガ型レジストのうちゲートバスライン 2 とドレインバスライン 5 とその周辺の領域に露光光を照射して潜像を形成する。例えば、1 つの画素領域において少なくともゲートバスライン 2 の上から画素電極 8 の縁に至る領域とドレインバスライン 5 と画素電極 8 の縁に至る領域に露光光を照射する。この低感度ネガ型レジストの露光によって高感度のネガ型レジストも同時に同じパターンで露光される。なお、感度の異なるレジストであっても実質的には同じ誘電体材料といえる。

【0066】

この後に、低感度ネガ型レジストと高感度ネガ型レジストを同時に現像してパターンを形成すると、図 1 5 に示すような L 字の誘電体構造物 1 1 と屈曲パターンの突起物 1 0 が一体となって形成される。この場合、突起物 1 0 は高感度ネガ型レジストから構成され、誘電体構造物は低感度レジストと高感度ネガ型レジストの双方から構成されることになるので、誘電体構造物 1 1 は突起物 1 0 よりも厚くなる。

【 0 0 6 7 】

なお、上記した例では誘電体構造物 1 1 と突起物 1 0 の高さを異ならせているが、同じ高さにすれば上記した感光性レジストは 1 層で足りるので、従来と全く同じ工数で上記した構造を実現できることになる。例えば、誘電体構造物 1 1 と突起物 1 0 の膜厚を $1\ \mu\text{m}$ 以上とする。

そのような突起物 1 0 と誘電体構造物 1 1 は、画素電極 8 と保護絶縁膜 7 とともに樹脂よりなる配向膜 9 によって覆われる。その配向膜 9 は、垂直配向となっている。

【 0 0 6 8 】

次に、第 1 のガラス基板 1 に対向する対向基板について説明する。

対向基板は図 1 6 に示すような第 2 のガラス基板 1 2 からなり、その上には赤 (R)、緑 (G)、青 (B) のカラーフィルタ膜 1 3 が形成されている。また、カラーフィルタ膜 1 3 の上には、ゲートバスライン 2 とドレインバスライン 5 と容量バスライン 3 に対向するパターンを有するブラックマトリクス 1 4 が形成されている。さらに、カラーフィルタ膜 1 3 の上には、ブラックマトリクス 1 4 を覆う ITO よりなる透明な共通電極 1 5 が形成されている。

【 0 0 6 9 】

その共通電極 1 5 の上には、ジグザグな屈曲パターンを有する突起物 1 6 が形成されている。その突起物 1 6 は、図 1 4 の二点鎖線で示すように、第 1 のガラス基板 1 の上の複数本の突起物 1 0 のほぼ中央を通る位置に配置されている。

なお、第 1 のガラス基板 1 側の突起物 1 0 と第 2 のガラス基板 1 2 側の突起物 1 6 は、それぞれ画素電極 8 の縁と 4 5 度の角度で交わる。

【 0 0 7 0 】

さらに、対向電極 15 の上には、突起物 16 を覆う配向膜 17 が形成されている。その配向膜 17 は、垂直配向となっている。

以上のような第 1 のガラス基板 1 と第 2 のガラス基板 12 は、配向膜 9, 17 を内側にして互いに所定の距離をおいて張り合わされ、それらの配向膜 9, 17 の間には負の誘電率異方性を有する液晶材料 18 が充填されている。その液晶材料 18 内の液晶分子は、共通電極 15 と画素電極 8 の間に電圧を印加していない状態では、基板面に対して垂直に配向している。また、画素電極 8 と共通電極 15 の間に中間電圧を印加した状態では、液晶分子が突起物 10, 16 のパターンの直線部分とほぼ直角な方向を向いて傾斜する。

【0071】

なお、突起物 10, 16 は、液晶材料 18 の比誘電率と同等或いはそれ以下の誘電率を有する材料から形成されていることが望ましい。

第 1 のガラス基板 1 の外側の面には第 1 の偏光板 21 が配置され、また、第 2 のガラス基板 12 の外側の面には第 2 の偏光板 22 が配置されており、第 1 の偏光板 21 と第 2 の偏光板 22 の配置はクロスニコルであり、基板を垂直から見た状態で第 1 及び第 2 の偏光板 21, 22 の偏向軸と突起物 10, 16 のパターンの直線部とが 45 度の角度で交わっている。

【0072】

上記した実施形態において、画素電極 8 とゲートバスライン 2、ドレインバスライン 5 の間をそれぞれ誘電体構造物 11 で覆った構造になっている。これにより、ゲートバスライン 2 の上の配向膜 9 と共通電極 15 上の配向膜 17 とのギャップが狭くなり、液晶分子に対する配向膜の規制力が強くなる。しかも、ゲートバスライン 2 と共通電極 15 の間において、誘電体構造物 11 によって電圧降下が発生し、液晶層に加わる電圧も低下する。

【0073】

これらの結果、ゲートバスライン 2 の上方で液晶分子 L は、図 19 (a), (b) に示すように、配向膜 9, 17 による垂直配向規制が強くなり、傾斜し難くなる。これにより、液晶分子 L の配向方向が周囲の電界の変動を受けにくくなり、浮遊容量の変動を小さくする。

また、誘電体構造物 11 の比誘電率は、2～5 程度で変動せずに一定であり、液晶の比誘電率より小さい場合が多く、例えば 3.2 のものを用いる。MVA 用の液晶は、 $\epsilon = 3.6$ 、 $\epsilon // = 8.4$ である。

【0074】

これにより、図 19(a),(b) に示すように、画素電極 8 とゲートバスライン 2 の間の容量 C_{gs} と画素電極 8 とドレインバスライン 5 の間の容量 C_{ds} が殆ど変化しない。さらに、誘電体構造物 11 で電圧降下が発生するためにゲートバスライン 2 上の液晶層に加わる電圧も低下する。この結果、バスライン同士、バスライン・画素電極間の浮遊容量が小さくなる。

【0075】

以上のことから、浮遊容量変動が非常に小さくなり、常に一定した画素電位が得られるので、容量バスライン 3 の幅を狭くして開口率を上げることができる。しかも、画素電位が一定になるとフリッカの発生が防止される。

例えば、上記した構造を採用して試作したパネルのコモン電圧変動は 10 mV 以下となり、フリッカ率も 3% 以下に改善され、従来のフリッカ率 (5～7%) の半分以上となった。これにより、液晶表示パネルの歩留まり向上が図れる。

【0076】

上記した実施形態では、誘電体構造物 11 の形成と突起物 10 の形成を同じ工程で行っているので、従来に比べて殆どプロセスを増やさずに上記した液晶表示装置を形成できる。

なお、上記した誘電体構造物 11 は、画素電極 8 に僅かに重なる程度にはみ出してもよい。

(第 2 の実施の形態)

第 1 の実施の形態では、1 つの画素領域において、その画素電極を駆動するためのゲートバスライン 2 とドレインバスライン 5 と画素電極 8 の間のみを誘電体構造物 11 で覆うような構造となっている。

【0077】

誘電体構造物の配置領域としては、それに限るものではなく、例えば図 20 に示すように、隣り合う画素電極 8 同士の間にも誘電体構造物 11a を設けるよう

にしても良い。その構造は、画素電極 8 の周囲とゲートバスライン 2 及びドレインバスライン 5 の上を誘電体構造物 1 1 a で覆うような構造となっている。

そのような構造を採用することにより、フリッカ率は第 1 実施形態のものよりも更に改善された。

【0078】

また、ゲートバスライン 2 と画素電極 8 の間だけを誘電体構造物で覆ったり、又はドレインバスライン 5 と画素電極 8 の間だけを誘電体構造物で覆うようにしてもよい。これらによれば、図 1 5 又は図 2 0 に示した誘電体構造物 1 1, 1 1 a ほどの効果は無かったが、コモン電圧変動、フリッカ率ともに良好だった。

さらに、図 1 4 において、ゲートバスライン 2 と突起物 1 1 が交差する領域とその近傍の領域にのみ誘電体構造物を形成しても良く、または、ドレインバスライン 5 と突起物 1 1 が交差する領域とその近傍の領域にのみ誘電体構造物を形成しても良い。これらによれば、第 1 実施形態に比べて突起物 1 0 の帯電による影響が軽減され、しかも、突起物 1 0 近傍のゲートバスライン 2 と画素電極 8 の間の配向変化を抑制できるという効果が確認された。この場合のフリッカ率は、図 1 5 又は図 2 0 に示した誘電体構造物ほどの効果は得られなかったものの、コモン電圧変動、フリッカ率ともに良好だった。

【0079】

以上は、全て第 1 のガラス基板 1 側に誘電体構造物を形成する実施形態であるが、第 2 のガラス基板（対向基板） 1 2 側にそれを形成してもよい。例えば、図 2 1 に示すように、図 1 5 又は図 2 0 に示した誘電体構造物 1 1、1 1 a が対向する位置の共通電極 1 5 上に誘電体構造物 1 1 b を形成し、その上に配向膜 1 7 を形成するような構造を採用してもよい。この場合、ゲート・画素電極間の浮遊容量 C_{gs} 、ドレイン・画素電極間の浮遊容量 C_{ds} を完全に固定する効果はないが、狭セルギャップ化の効果によって配向変化を最小限に留める効果が期待できる。そのような狭セルギャップ化による効果は、誘電体構造物 1 1 b の厚さを $1\ \mu\text{m}$ 以上とすることにより第 1 実施形態と同様に顕著に現れる。

【0080】

また、上記した例では誘電体構造物を例えばレジストのみで形成したが、その

他に、図 2 2 に示すように、赤、緑、青の各カラーフィルタ 1 3 R, 1 3 G, 1 3 B をそれぞれ画素同士の境界部分で重ね合わせるることにより、その重ね合わせ部分を対向基板側の誘電体構造物の一部として適用してもよい。これにより、画素電極 8 以外の領域で配向変化を抑制した部分から液晶を除くことができ、配向変化に伴う容量変化が発生しないので第 1 実施形態と同等の効果が得られる。

【0 0 8 1】

なお、色違いのカラーフィルタ 1 3 R, 1 3 G, 1 3 B を重ねる部分としては、ゲートバスライン 2 と画素電極 8 の間のみ、または、ドレインバスライン 5 と画素電極 8 の間のみ、としてもよい。この場合、色違いのカラーフィルタ 1 3 R, 1 3 G, 1 3 B が重ねられる部分に対向させて第 1 のガラス基板 1 上に誘電体構造物を形成してもよい。

【0 0 8 2】

赤、緑、青の各カラーフィルタ 1 3 R, 1 3 G, 1 3 B の重ね合わせ部分の上には、図 2 2 に示したように、誘電体構造物 1 1 c を形成してもよいし、これを省略してもよい。しかし、図 2 2 に示すような構成を採用すると、カラーフィルタ 1 3 R, 1 3 G, 1 3 B の重ね合わせ部分とその上の誘電体構造物 1 1 c を、セルギャップを維持するため支柱として利用すれば、基板間に介在されるスペーサが不要になる。

【0 0 8 3】

なお、第 2 のガラス基板 1 2 側と第 1 のガラス基板 1 側の双方に、上記したような誘電体構造物を形成してもよく、これにより上下で合わされる誘電体構造物によってセルギャップを維持するようにしてもよい。そして、最適な構造を採用することにより、コモン電圧変動を 1 0 m V 以下とし、フリッカ率も 2 % 以下にすることができる。

【0 0 8 4】

上記した第 1 のガラス基板 1 側の突起物 1 0、第 1 のガラス基板 1 側の突起物 1 6 の少なくとも一方を、ゲートバスライン 2 と交差する領域の周辺には設けない構造や、ドレインバスライン 5 と交差する領域の周辺には設けない構造や、又は、画素電極 8 の上以外には設けない構造を採用してもよい。

上記した第 1 実施形態と第 2 実施形態では、液晶の配向方向を規制する手段として突起物を用いたが、突起の代わりに画素電極、共通電極の少なくとも一方にスリットを形成してもよい。

【 0 0 8 5 】

なお、第 1 実施形態と第 2 実施形態で示した誘電体構造物は M V A 方式の液晶表示装置にのみ適用されるものではなく、その他の液晶表示装置に適用してもよい。その場合、第 1 のガラス基板 1 側又は第 2 のガラス基板 1 2 側のいずれかの突起 1 0, 1 6 の代わりに画素電極 8 又は共通電極 1 5 に抜かれたスリットを使用してもよい。

【 0 0 8 6 】

なお、第 1 及び第 2 の実施形態は、以下の発明に基づくものである。

(1) 基板表面に垂直配向処理を施した第 1 及び第 2 の二枚の基板の間に誘電率異方性が負の液晶を挟持し、前記液晶の配向が、電圧無印加時にはほぼ垂直に、所定の電圧を印加した時にはほぼ水平となり、前記所定の電圧より小さい電圧を印加した時には斜めになる配向の液晶表示装置において、前記第 1 の基板に設けられ、前記所定の電圧より小さい電圧を印加した時に前記液晶が斜めになる配向方向を規制する第 1 のドメイン規制手段と、前記第 2 の基板に設けられ、前記所定の電圧より小さい電圧を印加した時に前記液晶が斜めになる配向方向を規制する第 2 のドメイン規制手段と、前記第 1 のドメイン規制手段は、少なくとも、前記第 1 の基板の電極上に設けられ、前記第 1 の基板の前記液晶との接触面の一部を斜面にする前記液晶の層の方へ突き出る誘電体の突起と、前記第 1 の基板又は前記第 2 の基板のうちの前記液晶を挟持する側の面の上に間隔を置いて形成された複数の第 1 のバスラインと、前記第 1 のバスラインに交差し、且つ前記第 1 のバスラインの上方で間隔をおいて形成された複数の第 2 のバスラインと、前記第 1 のバスラインと前記第 2 のバスラインによって区画される領域に形成された画素電極と、前記画素電極と前記第 1 のバスラインの間の領域の少なくとも一部に対応する部分であって、前記第 1 の基板と前記第 2 の基板の少なくとも一方に形成された前記突起と異なる誘電体構造物とを有する液晶表示装置。

【 0 0 8 7 】

(2)前記突起と前記誘電体構造物は、同じ材料から同じ工程で形成されていることを特徴とする(1) に記載の液晶表示装置。

(3)前記誘電体構造物は、前記第 1 のバスライン、第 2 のバスラインの少なくとも一方の上にも形成されていることを特徴とする(1) に記載の液晶表示装置。

(4)前記第 2 のドメイン規制手段は、前記液晶の層に突き出る突起物か、又は、前記第 2 の基板側の電極を部分的に抜いたスリットであることを特徴とする(1) に記載の液晶表示装置。

【 0 0 8 8 】

(5)前記画素電極に対向して赤、緑又は青のカラーフィルタが形成され、前記画素電極と対向しない領域で重ねられた前記カラーフィルタによって前記誘電体構造物を構成することを特徴とする(1) に記載の液晶表示装置。

(6)前記画素電極と対向しない領域は、前記第 1 のバスラインと前記画素電極の間、前記第 2 のバスラインと前記画素電極の間の少なくともいずれかであることを特徴とする(5) に記載の液晶表示装置。

【 0 0 8 9 】

(7)前記カラーフィルタが重ねられた前記領域の上にさらに別の誘電体構造物が重ねられていることを特徴とする(5) に記載の液晶表示装置。

(8)前記カラーフィルタが重ねられた前記領域に対向して別の誘電体構造物が形成されることを特徴とする(5) に記載の液晶表示装置。

(9)前記誘電体構造物は、前記画素電極の一部にはみ出す領域まで形成されることを特徴とする(1) に記載の液晶表示装置。

(10)前記第 1 のドメイン規制手段、第 2 のドメイン規制手段の少なくとも一方を、前記画素電極外には設けないか、または、前記第 1 のバスラインと前記第 2 のバスラインの少なくとも一方と交差する領域周辺には設けないことを特徴とする(1) に記載の液晶表示装置。

(11)前記誘電体構造物の厚さは、 $1\mu\text{m}$ 以上であることを特徴とする(1) に記載の液晶表示装置。

(第 3 の実施の形態)

図 2 3 は、本発明の第 3 実施形態を示す断面図で、画素電極、突起物及び誘電

体構造物を除いては第 1 実施形態と同様な構造となっている。図 2 3 において、図 1 0 と同じ符号は同じ要素を示している。

【0 0 9 0】

図 2 3 において、第 1 のガラス基板 (T F T 基板) 1 の上にはゲートバスライン 2、容量バスライン 3 が形成されている。また、それらのバスライン 2、3 を覆うゲート絶縁膜 4 の上には第 1 実施形態と同様にドレインバスライン 5、薄膜トランジスタ (T F T) 6 が形成されている。

ドレインバスライン 5、薄膜トランジスタ (T F T) 6 は、保護絶縁膜 7 に覆われ、その保護絶縁膜 7 の上には画素電極 3 0 が形成されている。画素電極 3 0 は、図 2 4 に示すように、ゲートバス電極 2 とドレインバスライン 5 に囲まれた領域に配置されている。

【0 0 9 1】

その画素電極 3 0 には、容量バスライン 3 上に存在する画素電極 3 0 のエッジ領域から V 字状に広がってスリット 3 0 a、3 0 b が抜かれ、さらに、画素電極 3 0 にはそれらのスリット 3 0 a、3 0 b に平行な別なスリット 3 0 c、3 0 d が形成されている。そのスリット幅は例えば $10\ \mu\text{m}$ とする。

それらのスリット (ドメイン規制手段) 3 0 a ~ 3 0 d は、画素電極 3 0 を 5 つの領域に分割する。それらの領域は、スリット 3 0 a ~ 3 0 d を複数に分断するつなぎ部 3 0 n を通して互いに電氣的に接続されている。

【0 0 9 2】

さらに、画素電極 3 0 のエッジから内側への所定の幅 w_1 、例えば $4\ \mu\text{m}$ の範囲には、スリット 3 0 a ~ 3 0 d によって分割される 5 つの領域を電氣的に接続するための接続部 3 0 e が確保され、その接続部 3 0 e によってスリット 3 0 a ~ 3 0 d の端部は分断されている。

その接続部 3 0 e は、 $s = -1$ の配向特異点を形成する配向制御手段となっている。なお、 $s = -1$ の配向特異点を有する配向制御手段によれば、図 2 5 (a) に示すように、点 O を中心にして直交する 2 つの方向において一方向の液晶分子 L は点 O を向き、他方向の液層分子 L は点 O とは逆を向いて配向される。また、それらの方向に対して 4 5 度傾斜した方向の液晶分子 L は、それぞれ異なる方向

を向いている。

【0093】

なお、以下の実施形態で説明するような $s = +1$ の配向特異点を形成する配向制御手段によれば、図 2 5 (b) に示すように、点 O の周囲の液晶分子 L は全て点 O に向いて配向する。

以上のような画素電極 3 0 は、図 2 3 に示すように、T F T 2 6 に接続され、さらに、配向膜 9 によって覆われている。

【0094】

そのような画素電極 3 0 に対向して配置される第 2 のガラス基板（対向基板）の面の上には、図 2 3 に示すように、第 1 実施形態と同様に、カラーフィルタ 1 3、ブラックマトリクス 1 4、共通電極 1 5、誘電体の突起物（ドメイン規制手段）3 1、配向膜 1 7 が順に形成されている。

なお、第 1 及び 2 のガラス基板 1、1 2 の上の配向膜 9、1 7 として、例えば J S R 社製の商品名 J A L S - 6 8 4 を用いる。

【0095】

誘電体の突起物 3 1 は、図 2 4 の二点差線で示すように、第 1 実施形態と同じように、画素電極 3 0 のスリット 3 0 a ~ 3 0 d の間を通る位置に対向してジグザグに形成されている。その突起物 3 1 は、例えば感光性アクリル樹脂 P C - 3 3 5（J S R 製の商品名）から形成されている。突起物 3 1 のパターンの形成は、基板上にその樹脂をスピコートした後に 9 0 °C、2 0 分間でバークし、フォトリソマスクを用いて選択的に紫外線を照射し、有機アルカリ系現像液（T M A H O、2 w t %）で現像し、2 0 0 °C で 6 0 分間バークして形成される。突起物 3 1 の幅は 1 0 μ m、高さは 1. 5 μ m とした。

【0096】

以上のような構成を有する第 1 のガラス基板 1 と第 2 のガラス基板 1 2 を貼り合わせ、それらの間に液晶を注入して液晶パネルを作成した。なお、液晶材料にはメルク社製の商品名 M J 9 6 1 2 1 3 を用いた。

以上のような構成の液晶表示装置において、ドメイン規制手段である画素電極 3 0 のスリット 3 0 a ~ 3 0 d を、画素電極 3 0 のエッジとその周辺には存在さ

せずに、そこに配向制御の特異点を形成した。これにより、画素の表示を黒から白に応答させたときの白と、画素の表示を中間調から白に応答させた時の白のそれぞれのドメイン状態の違いを目立たないレベルまで小さくでき、ドメイン変化を残像として認識できないレベルまで低減できた。

【 0 0 9 7 】

なお、液晶分子のドメイン規制手段としては、画素電極内の線状のスリットに限られるものではない。例えば、スリットの代わりに、第 1 実施形態のような線状の誘電体の突起物を画素電極上に設ける構造を採用してもよい。この場合、画素電極のエッジと交差しない分断部分をその突起物に形成すると、その突起物の延長線上にある画素電極のエッジ部には $s = -1$ の配向特異点が形成される。

【 0 0 9 8 】

また、対向基板 1 2 側に形成する共通電極 1 5 の上に突起物 3 1 を形成する代わりに、その共通電極 1 5 内にスリットを形成してもよい。

(第 4 の実施の形態)

第 3 実施形態では、画素電極上に形成された構造物又はスリットと画素電極のエッジが交差する部分に、 $s = -1$ の配向特異点を形成しているが、本実施形態では、画素電極を有する基板に対向する基板に形成された構造物又はスリットと画素電極のエッジが交差する部分に $s = +1$ の配向特異点を形成する構造について説明する。

【 0 0 9 9 】

図 2 6 は、本発明の第 4 実施形態を示す液晶表示装置の画素電極を示す平面図であり、図 2 7 は、その VII-VII 断面図である。

図 2 6 において、容量バスライン 3 上に存在する画素電極 3 3 のエッジ領域から V 字状に広がってスリット 3 3 a、3 3 b が抜かれ、また、画素電極 3 0 のうちゲートバスライン 2 寄りの領域にはそれらのスリット 3 3 a、3 3 b に平行な別なスリット 3 3 c、3 3 d がさらに形成されている。そのスリット幅は例えば $10 \mu\text{m}$ とする。そのスリット 3 3 a ~ 3 3 d は、画素電極 3 3 のエッジにも形成されている。スリット 3 3 a ~ 3 3 d は、つなぎ部 3 3 e によって分断されている。

【0100】

また、対向基板 12 側に形成される誘電体の突起物（構造物）34 では、図 26、図 27 に示すように、画素電極 33 のエッジに対向する部分 34a を他の領域よりも高くすることにより画素電極 33 のエッジ近傍の配向特異点を $s = +1$ に形成した。突起物 34 のうち画素電極 33 のエッジに対向する部分の高さを $2.5 \mu\text{m}$ とし、その他の部分の高さを $1.5 \mu\text{m}$ とした。

【0101】

その突起物 34 は、第 3 実施形態の突起物 31 と同じ構成材料を用いて構成されて、まず、共通電極 15 の上に突起物 34 のパターンを高さ $1.5 \mu\text{m}$ で形成し、さらに画素電極 33 のエッジに対向する領域に高さ $1.0 \mu\text{m}$ の突起物 34a を選択的に上積みする。

そのように、対向基板 12 側の突起物 34 のうち画素電極 33 のエッジに対向する部分を他の部分よりも高くしたので、画素電極 33 のエッジには図 26、図 27 に示すような $s = +1$ の配向特異点が形成されることになる。この結果、画素電極 33 のエッジの液晶分子 L の配向による画素電極 33 の内方の液晶分子への影響が、その配向特異点によって阻止されることになり、中間調表示から白表示に変化させた時の残像の発生が防止される。

【0102】

なお、対向基板 12 の共通電極 15 に突起物 34 の代わりにスリットを形成する場合には、画素電極 33 に対向する部分でそのスリットを分断させても同様な作用効果が得られる。

ところで、第 3 の実施形態の TFT 基板と第 4 実施形態の対向基板の組み合わせがベストな構造となる。即ち、TFT 基板側に形成された線状のスリット又は突起物を画素電極のエッジに交差しないように分断し、さらに、対向電極側の共通電極内の線状のスリットを画素電極に交差しないように分断し又は対向電極側の線状の突起物のうち画素電極のエッジに対向する部分を他よりも厚くすることが好ましい構造である。

（第 5 の実施形態）

第 3 実施形態では、画素電極の上に形成されるスリットの屈曲部、即ち 2 方向

のスリットの延長線の交差部を画素電極のエッジに合わせているが、その交点を画素電極のエッジから内側にずらしてもよい。

【 0 1 0 3 】

図 2 8 は、本発明の第 5 実施形態の液晶表示装置の画素電極とその周辺を示す平面図である。

図 2 8 において、画素電極 3 5 に抜かれたスリット 3 5 a の屈曲部 3 5 b を画素電極 3 5 のエッジからその内側に後退させて形成されている。その屈曲部 3 5 b から画素電極 3 5 のエッジまでの距離を例えば $4 \mu\text{m}$ とし、また、スリット 3 5 a の幅を $10 \mu\text{m}$ とした。

【 0 1 0 4 】

また、対向基板 1 2 側には、第 1 実施形態と同様に、スリット 3 5 の間を通る位置に突起物 3 6 が形成されている。

これによれば、画素電極 3 5 のエッジによる電界が、スリット 3 5 a の屈曲部 3 5 b に与える影響を小さくでき、残像の発生が抑制される。

図 2 8 では、画素電極 3 5 にスリットを設ける構造としているが、第 1 実施形態のように、画素電極 3 5 上にスリットの代わりに誘電体の突起物を形成する場合には、その突起物の屈曲部を画素電極のエッジから内側に後退させることによっても、画素電極 3 5 のエッジによる電界が突起物の屈曲部に与える影響を小さくでき、残像の発生を抑制する効果がある。

【 0 1 0 5 】

また、対向基板 1 2 上に配向制御手段として形成される誘電体の突起 3 7 の形状として、例えば図 2 9 に示すように、画素電極に対向する領域内で屈曲させ、その屈曲部を画素電極 3 8 のエッジから内側にずらして配置しても、画素電極 3 8 のエッジによる電界がその屈曲部に与える影響を小さくでき、残像抑制効果を奏する。この場合、突起物 3 7 の幅を例えば $10 \mu\text{m}$ とし、その屈曲部と画素電極 3 8 のエッジとの距離を例えば $4 \mu\text{m}$ とする。

【 0 1 0 6 】

なお、対向基板 1 2 上の配向制御手段として誘電体の突起物 3 7 の代わりに、図 2 3 に示した共通電極 1 5 にスリットを形成することが考えられる。しかし、

通常、共通電極 1 5 の下にはカラーフィルタ 1 3 が形成されるために、その共通電極 1 5 にスリットを形成することは、精度面や信頼性の点から好ましくない。

図 2 9 においては、画素電極 3 8 に形成された 2 方向に延びるスリット 3 8 a、3 8 b の屈曲部（交差部）が画素電極 3 8 の外側に存在することになるため、画素電極 3 8 のエッジによる電界の影響が屈曲部に及ぶ影響が排除されることになり、突起物若しくはスリットによる本来の配向制御とは異なる配向状態の発生を低減でき、中間調表示から白表示に変化した場合の残像を無くすることができる。

（第 6 の実施の形態）

図 3 0 (a) は、本発明の第 6 実施形態の液晶表示装置の画素電極とその周辺を示す平面図である。

【 0 1 0 7 】

図 3 0 (a) においては、画素電極 4 0 の中央寄りに V 字状に形成される第 1 及び第 2 のスリット 4 0 a、4 0 b の交差部を、画素電極 4 0 のエッジに平行なスリット 4 0 e によってエッジより内側で接続するような構造を採用している。そのスリット 4 0 e と画素電極 4 0 のエッジの間の間隙 4 0 g の距離は例えば 4 μ m である。

【 0 1 0 8 】

また、画素電極 4 0 には、その他にゲートバスライン 2 寄りに第 3、第 4 のスリット 4 0 c、4 0 d が形成されている。

それらの第 1～第 4 のスリット 4 0 a～4 0 d は、つなぎ部 4 0 f によって複数箇所に分断されている。従って、画素電極 4 0 は、第 1～第 4 のスリット 4 0 a～4 0 d によって 5 つの領域 A～E に分割され、それらの領域 A～E はつなぎ部 4 0 f によって電氣的に接続されている。

それらの第 1 及び第 2 のスリット 4 0 a、4 0 b により分割された領域 C は、蓄積容量形成電極（容量バスライン）3 に電氣的及び構造的に対向している。また、少なくとも 2 つの電氣的接続の経路が、蓄積容量形成電極 3 と電氣的に対向している。

【 0 1 0 9 】

これにより、画素電極 4 0 の領域 B と領域 D の接続は、図 3 0 (b) に示すように、経路 B - C - D と経路 B - D の 2 系統となっている。そして、画素電極 4 0 の領域 C と蓄積容量形成電極 3 とが短絡している場合には、B - C 間、C - D 間の電氣的接続をつなぎ部 4 0 f へのレーザ照射によって切り離すことにより、存続しているつなぎ部 4 0 f と間隙 4 0 g を介して画素電極 4 0 の 4 つの領域 A, B, D, E が電氣的に導通するので、領域 C 以外の大部分の領域の液晶分子の駆動が可能になる。

【0 1 1 0】

そのように領域 C を除いて駆動可能になった画素は、蓄積容量形成電極 3 と画素電極 4 0 の領域 C とが短絡していない正常な状態に比べて表示特性が若干異なるが、そのような状態の画素の個数や発生場所によっては表示不良の規格をクリアするレベルとなるために、T F T 基板の歩留まりの改善が図られる。これは、スリットによって分割された画素電極の複数の領域が、画素電極のエッジの部分によって接続された構造によって達成され、その点が従来の構造とは異なる。

【0 1 1 1】

なお、画素電極 4 0 は、例えば第 1 及び第 2 のスリット 4 0 a, 4 0 b によって少なくとも 3 つの領域に分割されるようにすれば、そのような歩留まりの改善効果が得られる。

次に、本発明を適用した場合のスリット上のドメインの変化を図 3 1 に基づいて説明する。

【0 1 1 2】

まず、図 3 1 (a) に示すように、黒表示から白表示に変化させた時には、つなぎ部により分断されたスリット 4 0 a 上のドメインの数は①～⑧の 8 個である。また、図 3 1 (a) によれば、従来技術を示す図 9 (a) に比べて⑧と⑨のドメイン数が増える。これは、画素電極のエッジに $s = -1$ の配向ベクトルの特異点が形成されるためである。

【0 1 1 3】

また、黒表示から中間調表示を経て白表示に変化した時には、図 3 1 (b) に示すように、⑥と⑧のドメインがつながり⑦のドメインが消える。即ち、図 9 (a)

に比べてスリット上のドメイン変化は画素電極のエッジ近傍でのごく僅かなレベルに抑えられている。

なお、上記した第 3 ～ 第 6 実施形態は、以下の発明に基づくものである。

(1) 電極を有する一对の基板の少なくとも一方に、複数の構成単位からなる線状の構造物又は線状のスリットを設けて電圧印加時の液晶配向を制御する垂直配向型の液晶表示装置において、前記電極上の構造物又は前記電極内のスリットと一方の前記基板上の画素電極のエッジとが交差する部分に、液晶分子が $s = -1$ の配向特異点を形成するための配向制御手段を設けたことを特徴とする液晶表示装置。

【 0 1 1 4 】

(2) 前記電極は、画素電極、共通電極であることを

(3) 前記線状の構造物は、画素電極又は共通電極上に形成されることを特徴とする (1) に記載の液晶表示装置。

(4) 前記スリットの前記延長上の前記画素電極の前記エッジには、前記スリットが形成されていないことを特徴とする (1) に記載の液晶表示装置。

【 0 1 1 5 】

(5) 前記画素電極の前記エッジの上又は上方では前記構造物が分断されていることを特徴とする (1) に記載の液晶表示装置。

(6) 電極を有する一对の基板の少なくとも一方に、複数の構成単位からなる線状の構造物又は線状のスリットを設けて電圧印加時の液晶配向を制御する垂直配向型の液晶表示装置において、前記基板の一方に形成された前記構造物又は前記スリットと、前記基板の他方に形成された画素電極のエッジとが交差する部分に、液晶分子が $s = +1$ の配向特異点を形成するための配向制御手段を配置することを特徴とする液晶表示装置。

【 0 1 1 6 】

(7) 電極を有する一对の基板の少なくとも一方に、屈曲部を備えた複数の構成単位からなる線状の構造物又は線状のスリットを設けて電圧印加時の液晶配向を制御する垂直配向型の液晶表示装置において、画素電極を有する一方の前記基板上の前記構造物又は前記スリットの前記屈曲部は、前記画素電極のエッジの上から

外れていることを特徴とする液晶表示装置。

【 0 1 1 7 】

(8)電極を有する一对の基板の少なくとも一方に、屈曲部を備えた複数の構成単位からなる線状の構造物又は線状のスリットを設けて電圧印加時の液晶配向を制御する垂直配向型の液晶表示装置において、一方の前記基板上の前記画素電極に対向して、他方の前記基板に配置される前記構造物又は前記スリットの屈曲部は、前記画素電極のエッジの上には配置されないことを特徴とする液晶表示装置。

【 0 1 1 8 】

(9)第 1 の基板上に形成された蓄積容量形成用電極と、前記第 1 の基板上に形成された能動素子と、前記能動素子に接続されて前記第 1 の基板上に形成され、且つスリットによって少なくとも 3 つの領域に分割された画素電極とを備え、前記画素電極の 3 つの前記領域のうちの一つの領域から別の領域への電氣的接続が、経由する前記領域の異なる複数の経路を持つことを特徴とする薄膜トランジスタ基板。

(10)前記電氣的接続の前記経路のうち少なくとも 2 つが、前記蓄積容量形成電極と電氣的に対向していることを特徴とする (9) に記載の薄膜トランジスタ基板。

(11)前記蓄積容量形成電極と対向する前記経路毎に、前記蓄積容量電極と対向する面積が異なることを特徴とする (10) に記載の薄膜トランジスタ基板。

(12)前記蓄積容量形成電極と対向する経路毎に、前記蓄積容量形成電極と対向する前記領域の誘電体層の厚みが異なることを特徴とする (12) に記載の薄膜トランジスタ基板。

(13)前記蓄積容量形成電極と対向する経路毎に、蓄積容量の大きさが異なることを特徴とする (10) ～ (12) のいずれかに記載の薄膜トランジスタ基板。

(14) (9) ～ (13) のいずれかに記載の薄膜トランジスタ基板を有している液晶表示装置。

(15) (9) ～ (13) のいずれかに記載の薄膜トランジスタ基板を有している (1) ～ (8) のいずれかに記載の液晶表示装置。

【 0 1 1 9 】

【発明の効果】

以上述べたように本発明によれば、互いに交差するゲートバスライン（第 1 のバスライン）と画素電極の間の領域、又はドレインバスライン（第 2 のバスライン）と画素電極の間の領域に誘電体構造物を配置したので、画素電極とバスラインの間の誘電率を誘電体構造物によって固定して、それらの間の浮遊容量変動を抑制できる。また、誘電体構造物がバスラインの上にも形成されるようにしたので、誘電体構造物の上の液晶層が薄くなってその液晶層の液晶分子を垂直の配向から動きにくくし、浮遊容量変動を非常に小さくすることができる。しかも、バスラインの上方の浮遊容量は誘電体構造により固定される成分が大きくなるので、その浮遊容量の変動を少なくできる。

【 0 1 2 0 】

以上のように、浮遊容量の変動を抑制すると、画素電位が一定となってフリッカの発生を防止することができる。しかも、容量の変動を抑えるための容量バスラインの幅を狭くして開口率を上げることが可能になる。

また、本発明によれば、基板上に設けた構造物やスリットによって液晶配向を制御する表示方式において、それらの構造物又はスリットの延長線上で画素電極に交差する部分に、液層分子が $s = -1$ 又は $s = +1$ となるような配向特異点を形成する等によって応答特性の改善が図られる。

【 0 1 2 1 】

さらに、本発明では、画素電極の電氣的接続経路として、蓄積容量形成用電極と容量を形成している領域を介する経路と、介さない経路の 2 系統設けるようにしたので、蓄積容量形成用電極と画素電極との電氣的短絡が生じた場合、容量を形成している領域を電氣的に他の領域から切断することによって、その他の領域を液晶分子が駆動可能な領域として用いることができ、T F T 基板の製造歩留まりの向上が図れる。

【図面の簡単な説明】

【図 1】

従来の T N 型 L C D の視野角による画像の変化を示す図である。

【図 2】

従来の V A 方式の液晶表示の駆動状態を示す図である。

【図 3】

従来の V A 方式における配向分割の効果を示す図である。

【図 4】

従来の配向分割の各種方式を示す図である。

【図 5】

従来の M V A 方式の画素部の平面図である。

【図 6】

従来の M V A 方式の画素部であって図 5 の I - I 線断面図である。

【図 7】

従来の M V A 方式の画素部の平面図である。

【図 8】

従来の M V A 方式の液晶パネルのオフ状態とオン状態を示す図である。

【図 9】

従来の M V A 方式の液晶パネルの液晶分子の配向方向の変化を示す図である。

【図 1 0】

従来の M V A 方式の中間調表示の液晶分子の配向方向を示す図である。

【図 1 1】

従来の M V A 方式の画素電極上のスリット上での液晶分子の配向方向の組み合わせを示す図である。

【図 1 2】

従来の V A 方式の液晶表示の中間調表示から白表示に変化した後の画素電極のエッジの近傍の液晶分子の配向方向を示す図である。

【図 1 3】

従来の V A 方式における画素電極の切断状態を示す平面図とその等価回路図である。

【図 1 4】

本発明の第 1 実施形態のドメイン規制手段の配置を示す画素領域の平面図である。

【図 1 5】

本発明の第 1 実施形態の誘電体構造物と突起物が形成された画素領域の平面図である。

【図 1 6】

本発明の第 1 実施形態の画素領域における図 1 5 の II-II 線断面図である。

【図 1 7】

本発明の第 1 実施形態の画素領域における図 1 5 の III-III 線断面図である。

【図 1 8】

本発明の第 1 実施形態の画素領域における図 1 5 の VI-VI 線断面図である。

【図 1 9】

本発明の第 1 実施形態の画素領域における動作を示す断面図である。

【図 2 0】

本発明の第 2 実施形態の液晶表示装置の画素領域を示す平面図である。

【図 2 1】

本発明の第 2 実施形態の液晶表示装置の画素領域を示す図 2 0 の V-V 線断面図ある。

【図 2 2】

本発明の第 2 実施形態の T F T 及びその周辺を示す図 2 0 の VI-VI 線断面図である。

【図 2 3】

本発明の第 3 実施形態の液晶表示装置の画素領域を示す断面図である。

【図 2 4】

本発明の第 3 実施形態の液晶表示装置の画素領域を示す平面図である。

【図 2 5】

本発明の実施形態の配向特異点における液晶分子の配向方向を示す図である。

【図 2 6】

本発明の第 4 実施形態の液晶表示装置の画素領域を示す平面図である。

【図 2 7】

本発明の第 4 実施形態の液晶表示装置における画素領域において、図 2 6 の VI I-VII 線断面図である。

【図 2 8】

本発明の第 5 実施形態の液晶表示装置の画素領域の平面図である。

【図 2 9】

本発明の第 5 実施形態の液晶表示装置の他の画素領域の例を示す平面図である。

【図 3 0】

本発明の第 6 実施形態の液晶表示装置の画素領域における平面図である。

【図 3 1】

本発明の効果の一例を示す図である。

【符号の説明】

1…第 1 のガラス基板（T F T 基板）、2…ゲートバスライン、3…蓄積容量形成電極（容量バスライン）、4…ゲート絶縁膜、5…ドレインバスライン、6…T F T、7…保護絶縁膜、8…画素電極、9…配向膜、10…突起物、11、11 a，11 b，11 c…誘電体構造物、12…第 2 のガラス基板（対向基板）、13，13 R，13 G，13 B…カラーフィルタ、14…ブラックマトリクス、15…対向電極、16…突起物、17…配向膜、18…液晶、30、33，35，38…画素電極、31，34，36、37…構造物。

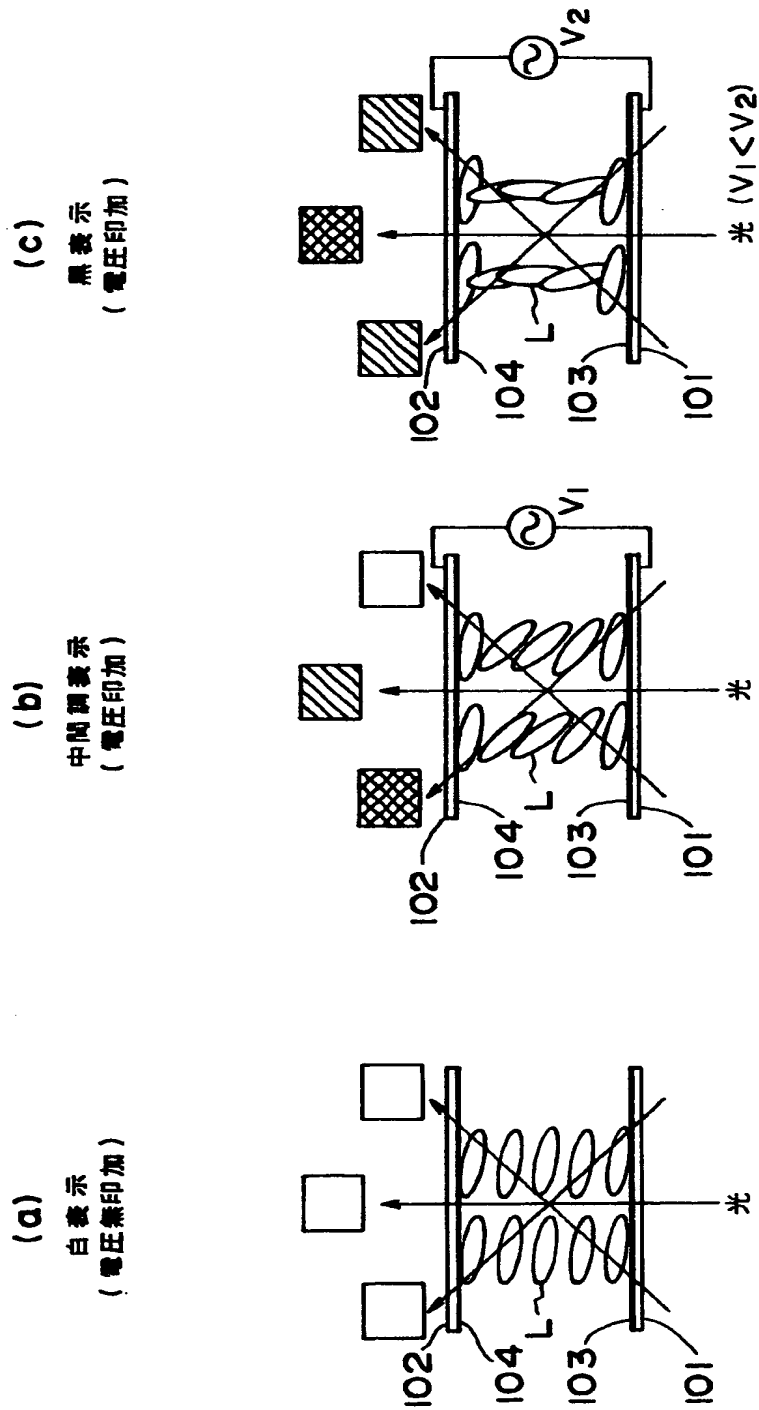
特平 1 1 - 2 6 2 7 9 8

【書類名】

図面

【図 1】

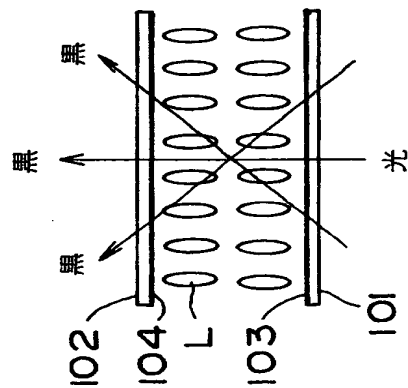
TN型LCDの視野角による画像の変化



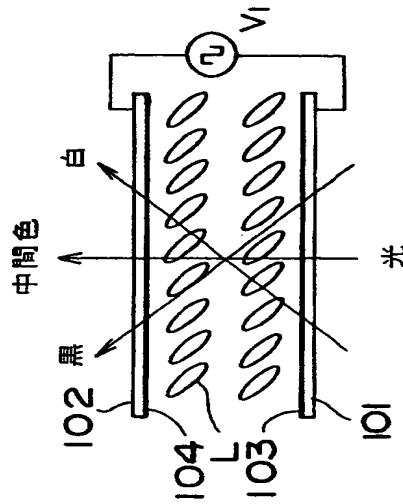
特平 1 1 - 2 6 2 7 9 8

【図 2】

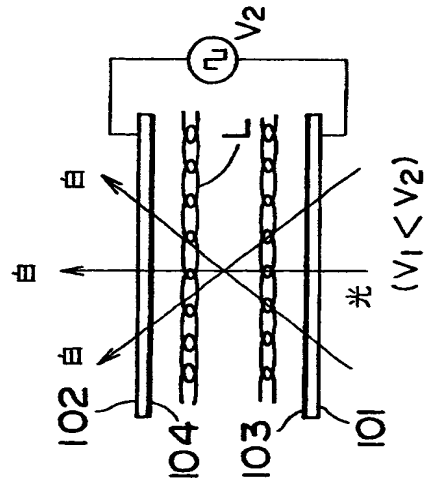
(a)
黑表示
(電圧無印加)



(b)
中間調表示
(電圧印加)



(c)
白表示
(電圧印加)

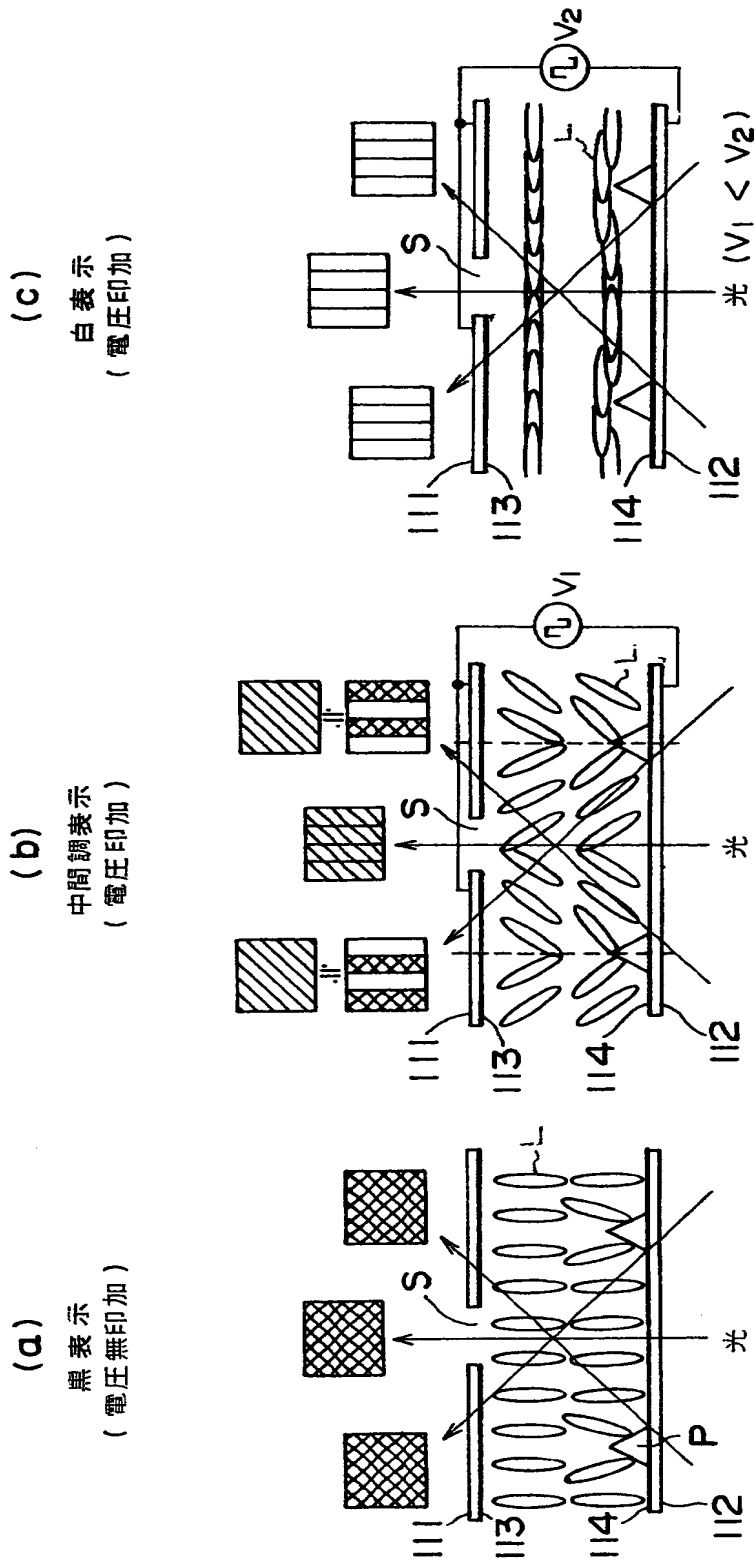


V A 方式



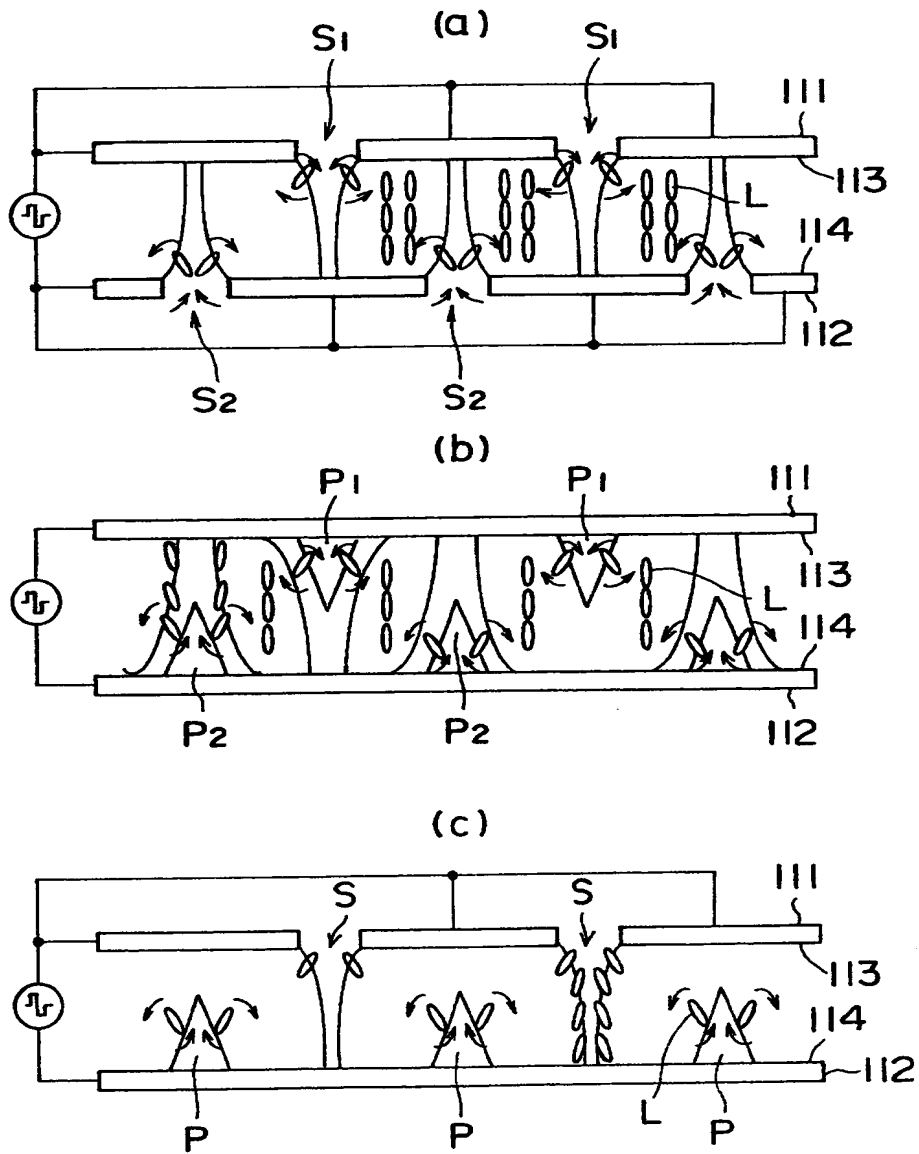
【図 3】

V A 方式における配向分割の効果



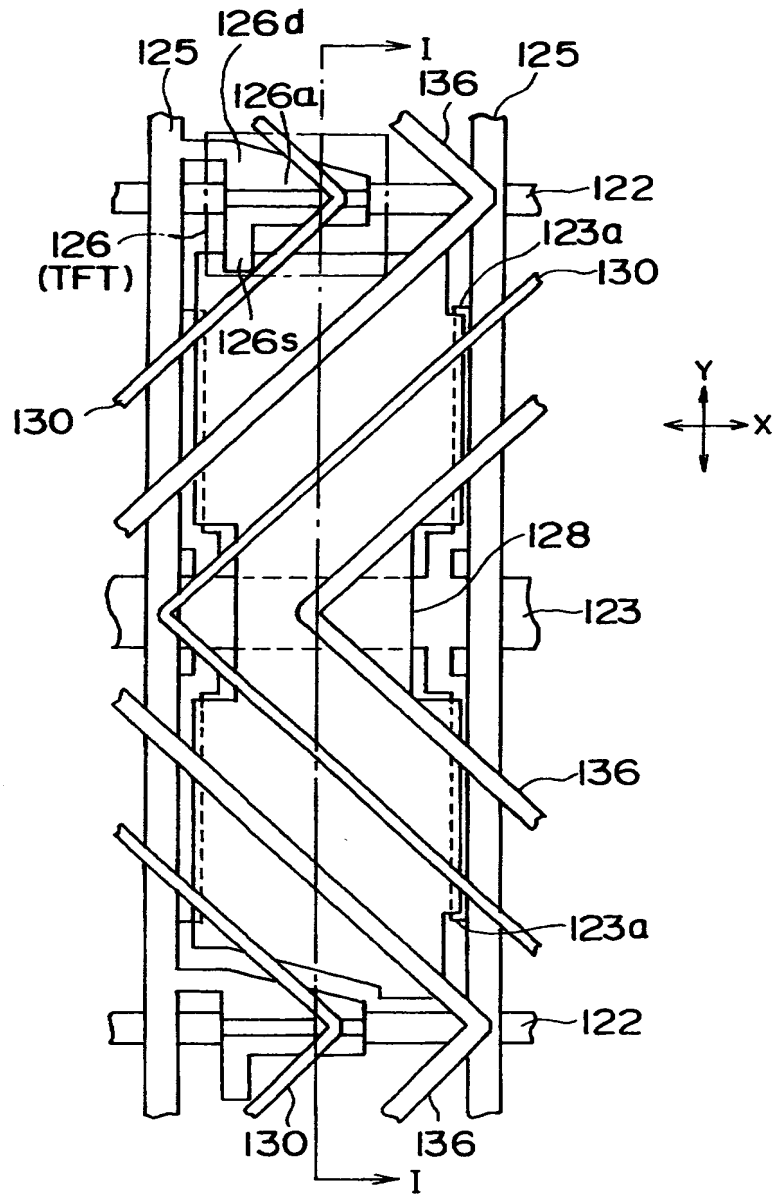
【図 4】

配向分割の各種方式



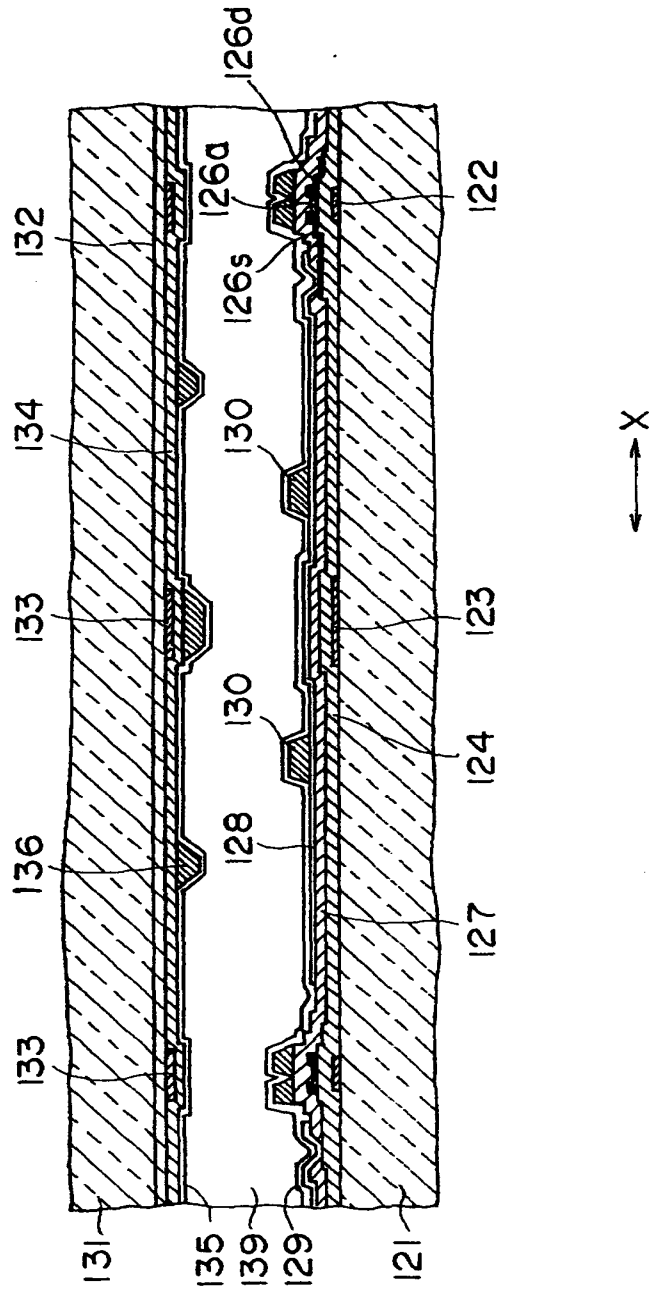
【図 5】

従来の M V A 方式の画素部の平面図

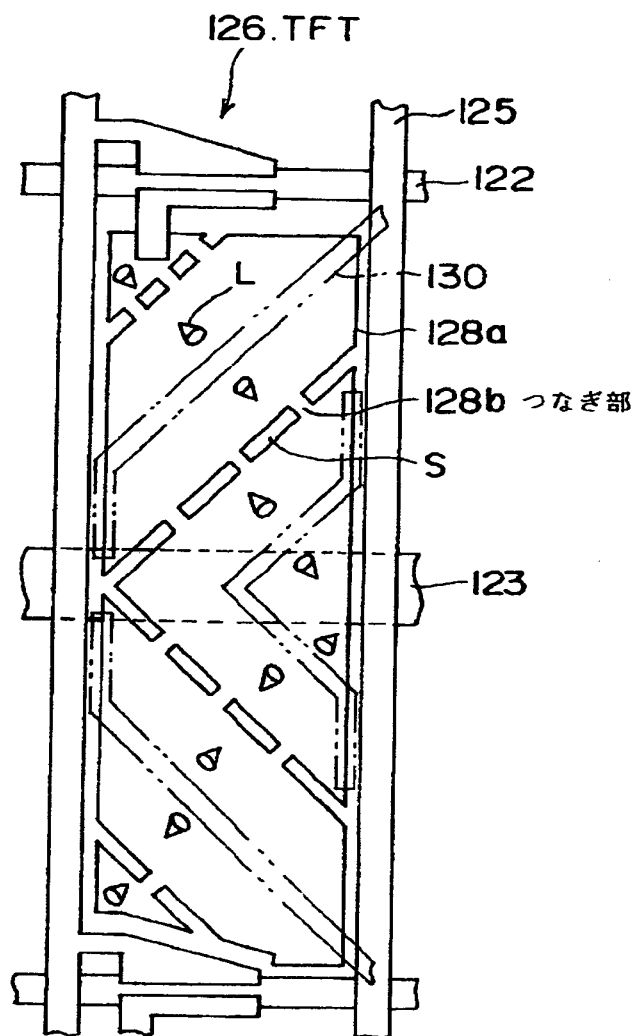


【図 6】

従来例のMVA方式の画素部の断面図

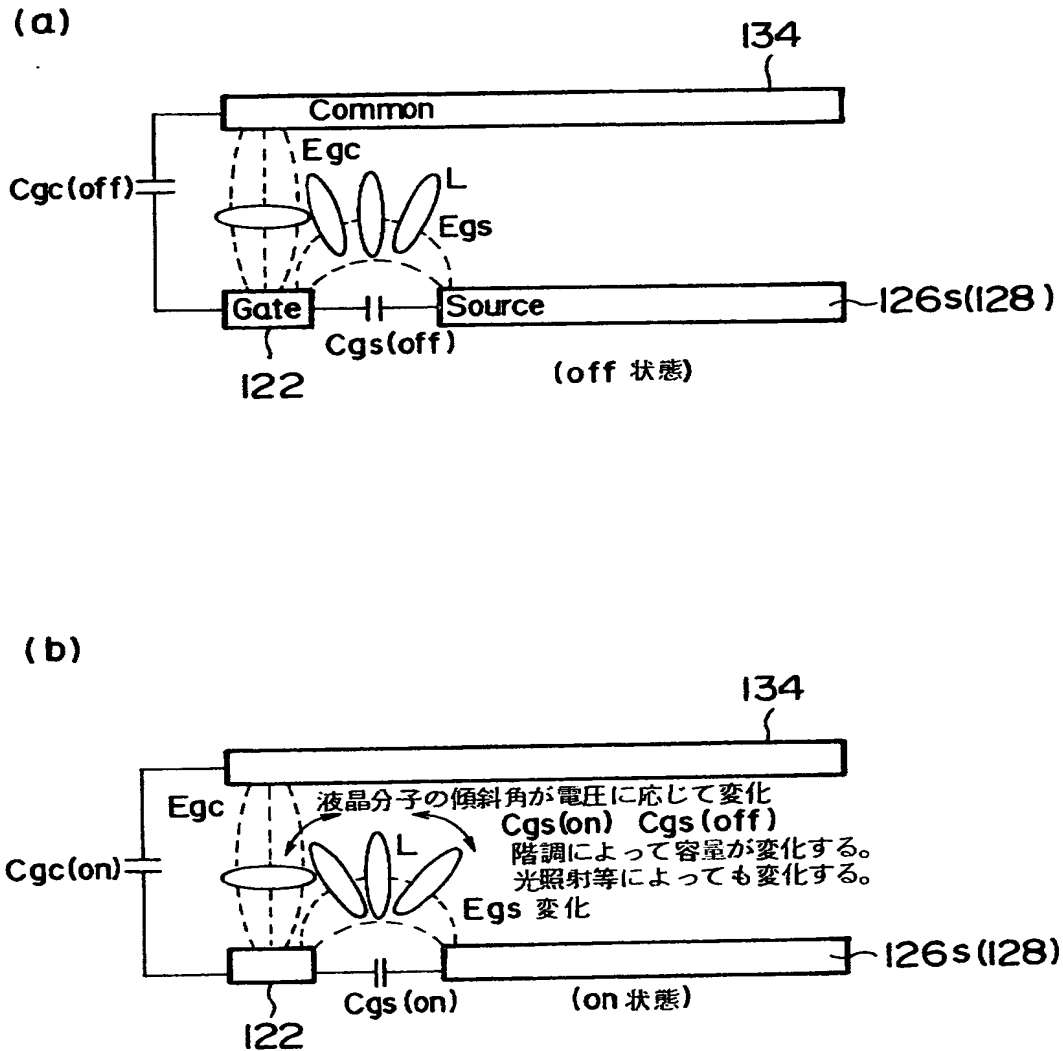


【図 7】



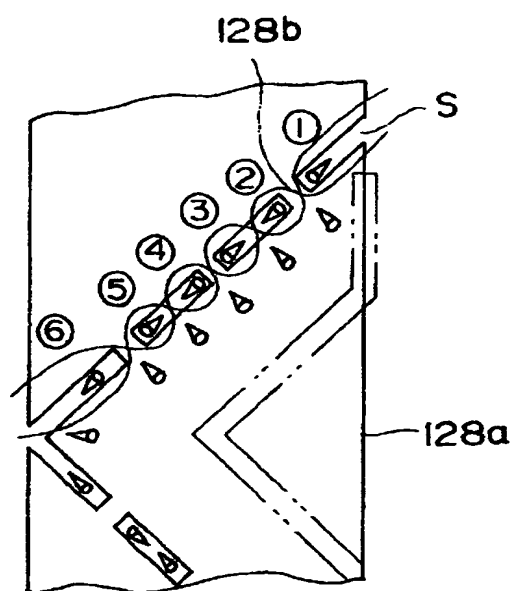
【図 8】

従来の液晶パネルの off 状態と on 状態を示す図

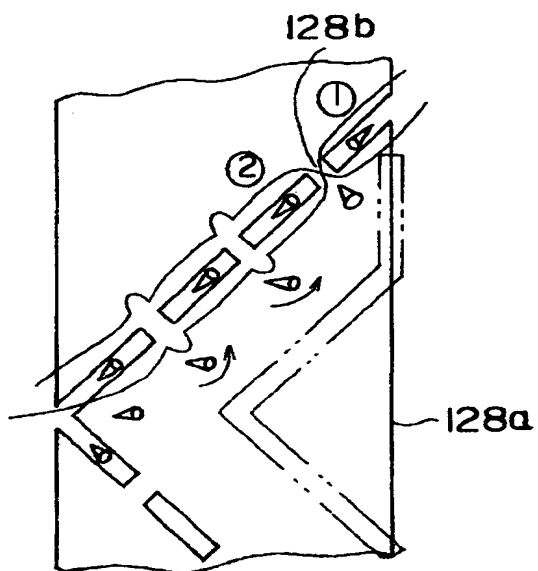


【図9】

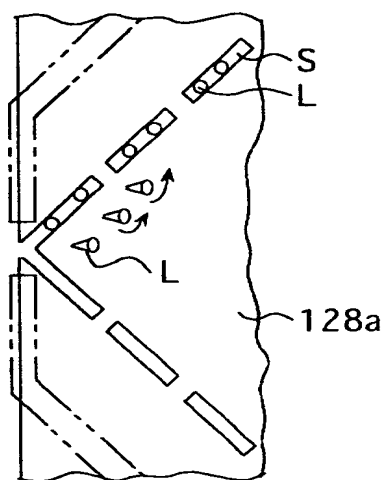
(a)



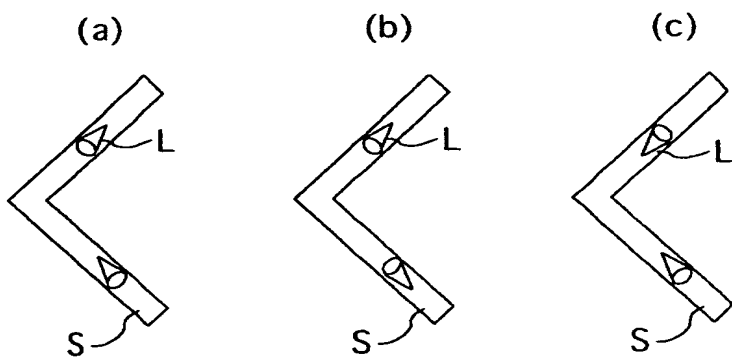
(b)



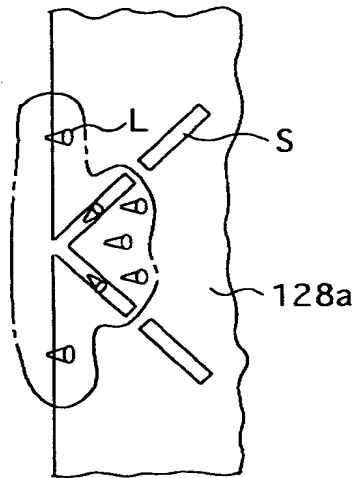
【図 1 0】



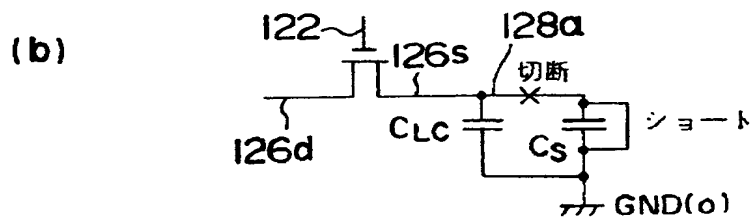
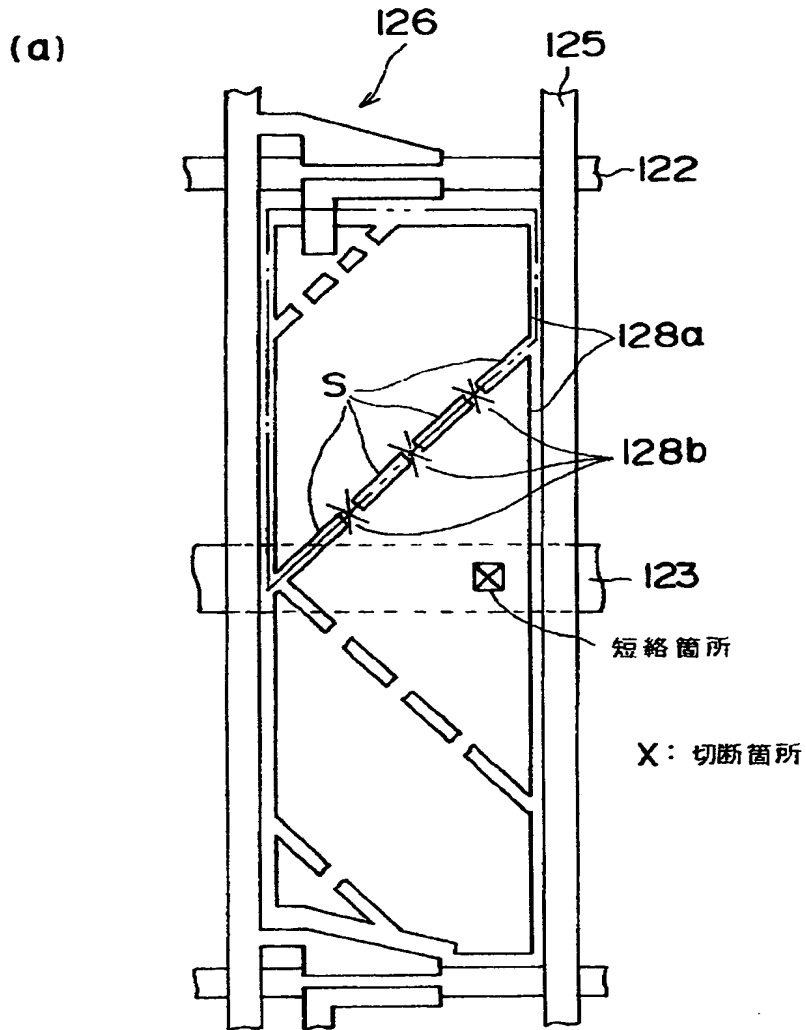
【図 1 1】



【図 1 2】

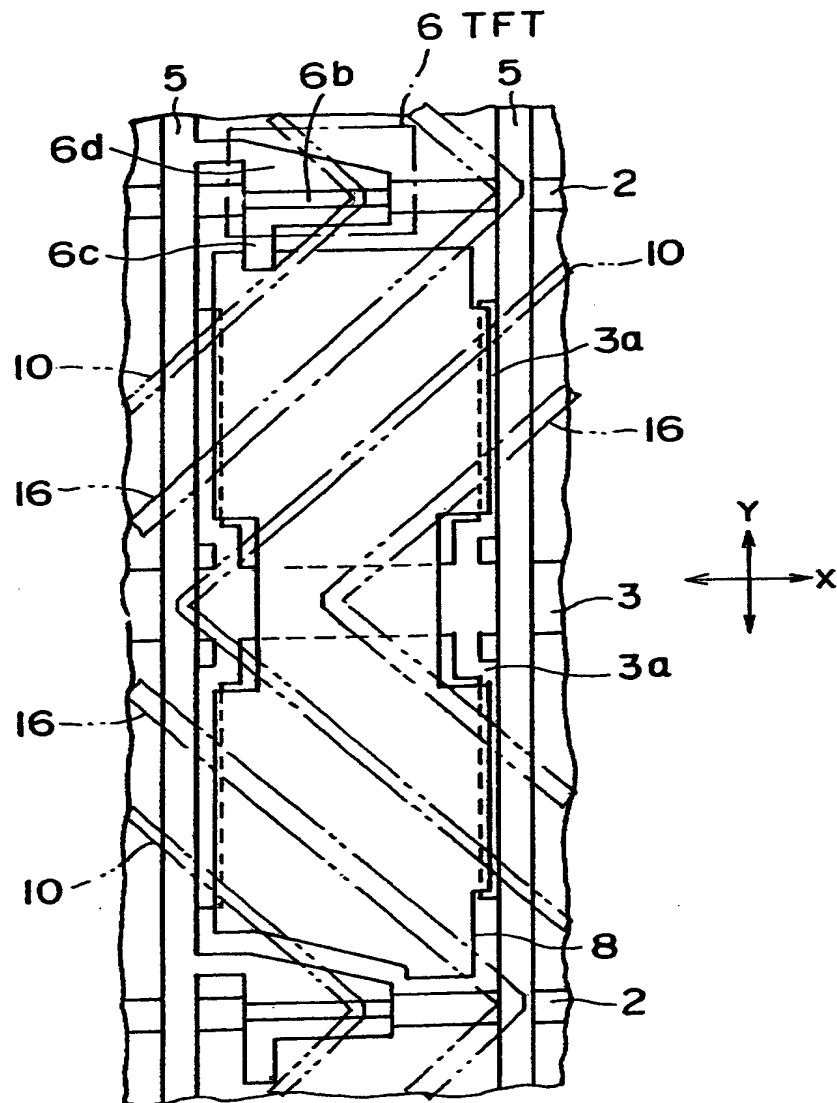


【図 1 3】



【図 14】

第 1 実施形態（その 1）



1 : ガラス基板

8 : 画素電極

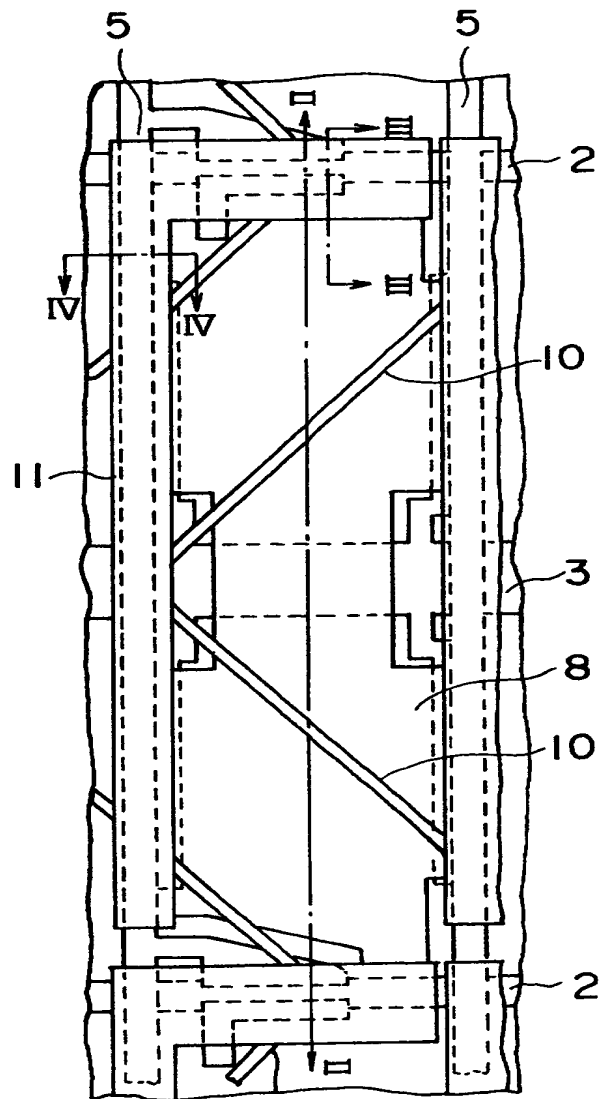
2 : ゲートバスライン

10, 16 : 突起物

5 : ドレインバスライン

【図 15】

第 1 実施形態 (その 2)

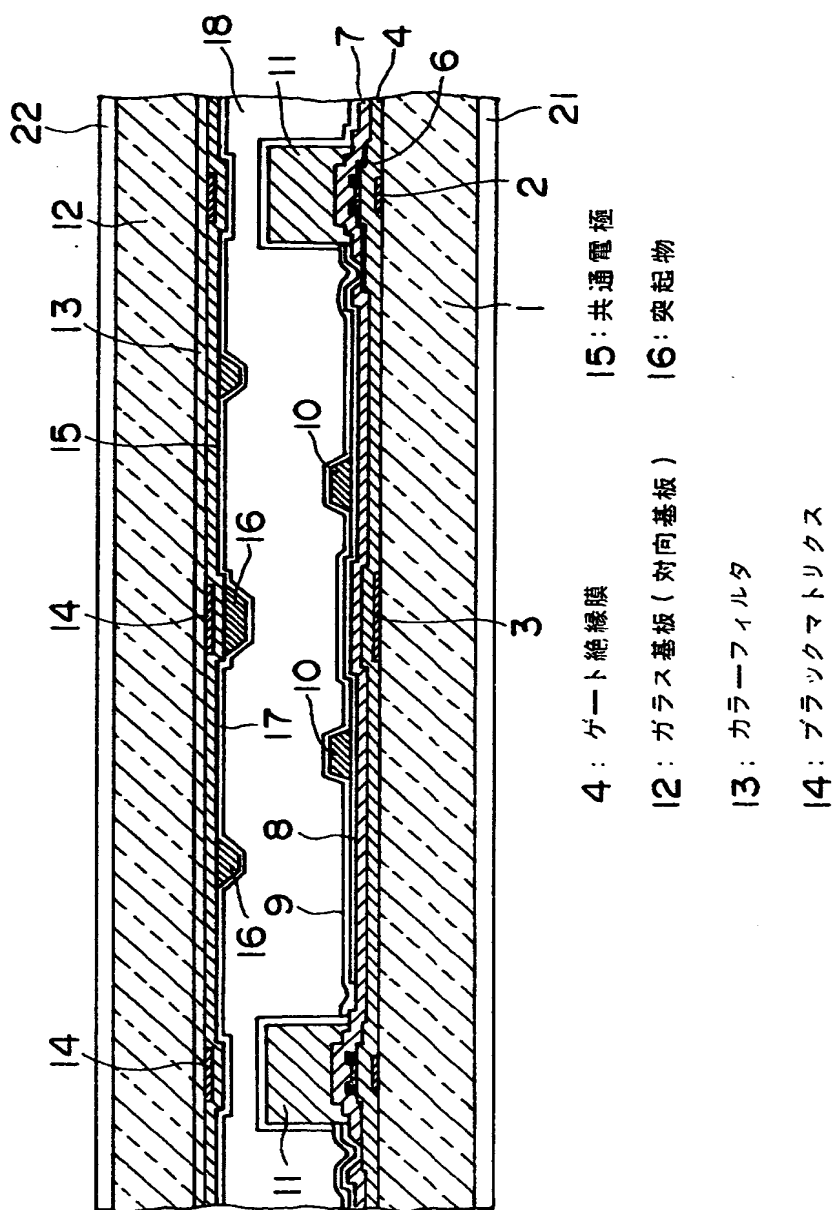


10: 突起物

11: 誘電体構造物

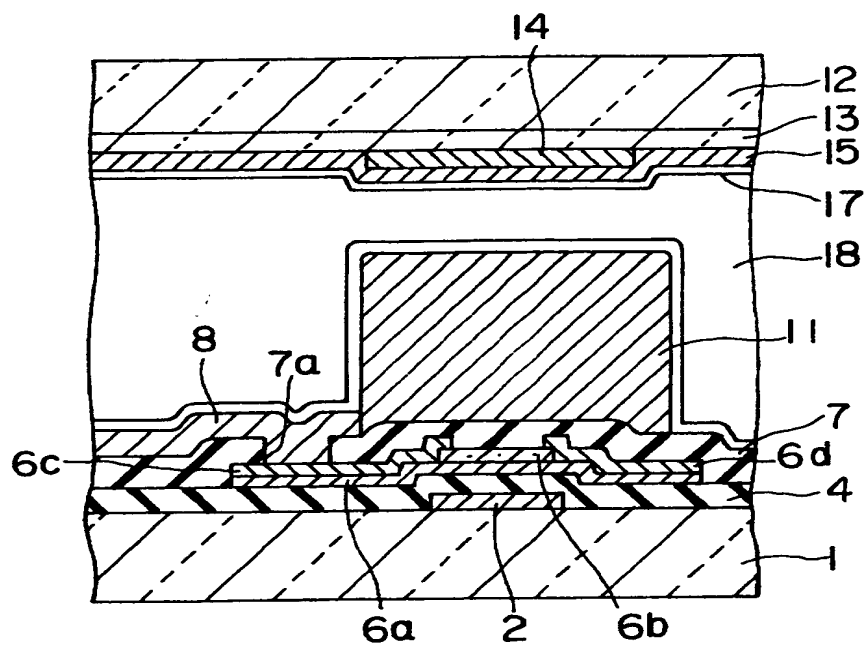
【図 16】

第 1 実施形態（その 3）



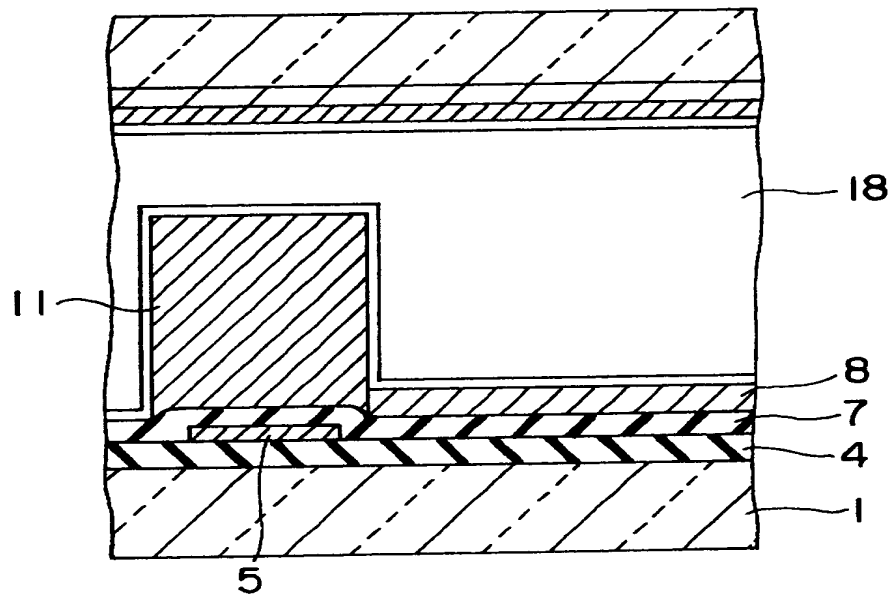
【圖 17】

第1実施例（その4）



【図 1 8】

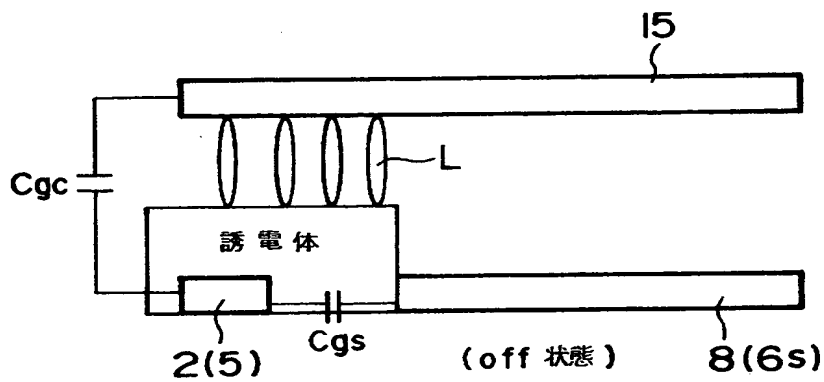
第 1 実施例 (その 5)



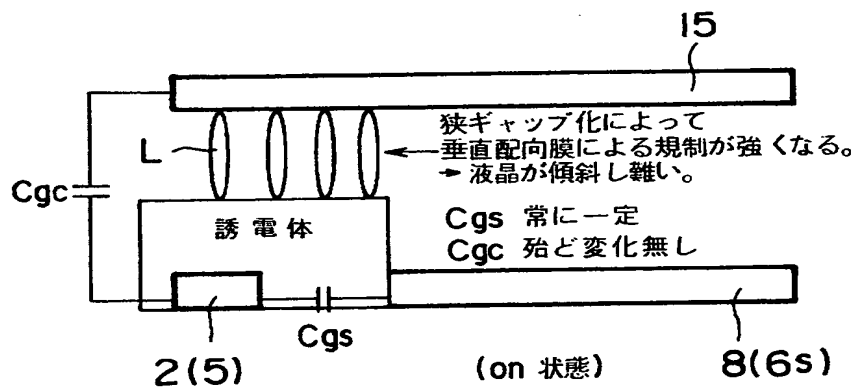
【図 1 9】

第 1 実施形態 (その 6)

(a)

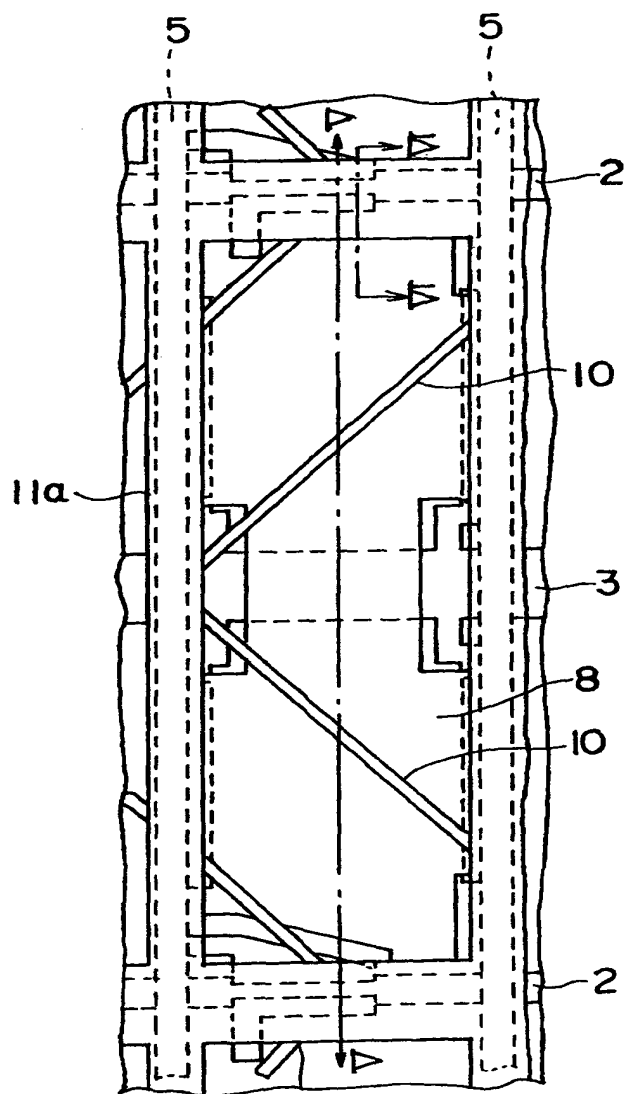


(b)



【図20】

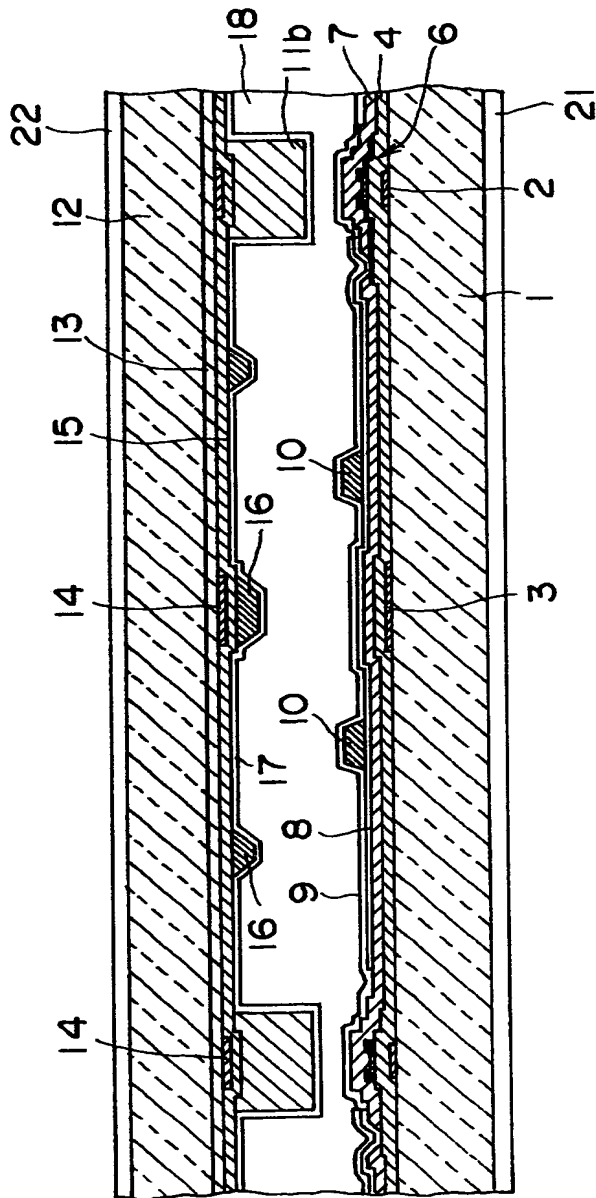
第2実施形態（その1）



IIa : 誘電体構造物

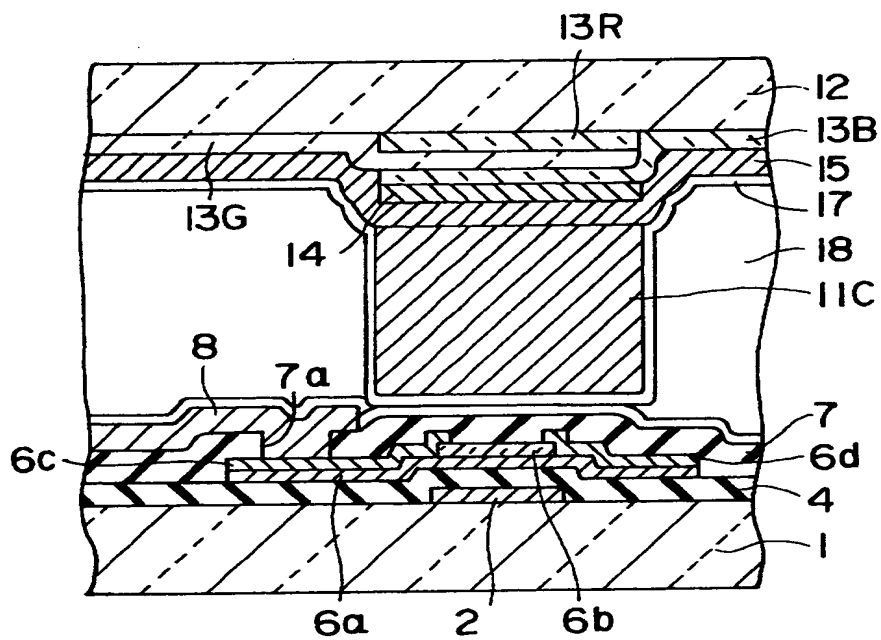
【図 2 1】

第 2 実施形態 (その 2)



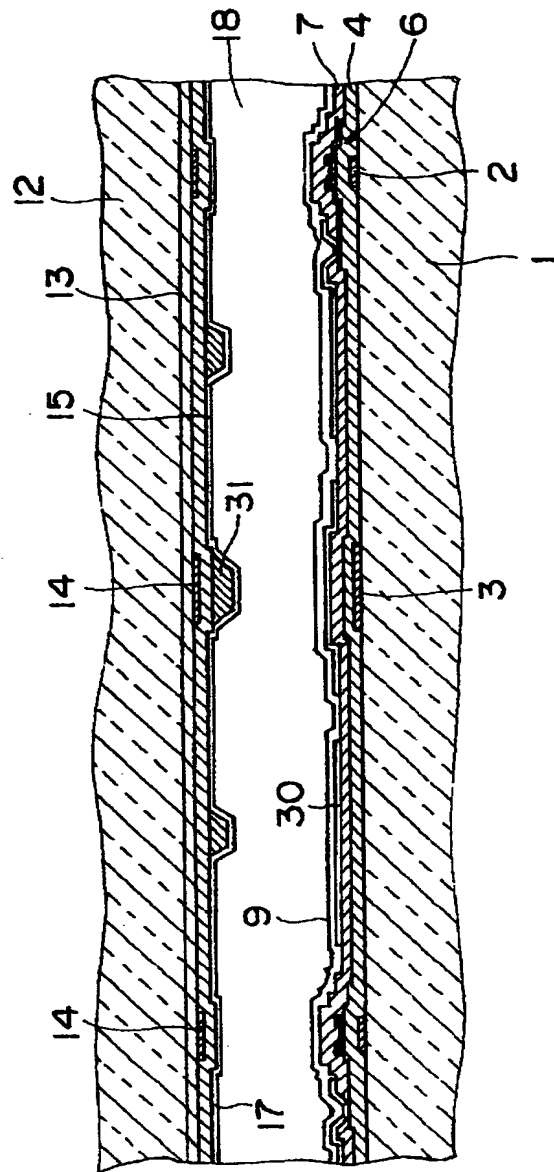
【图 2 2】

第2 実施形態（その3）



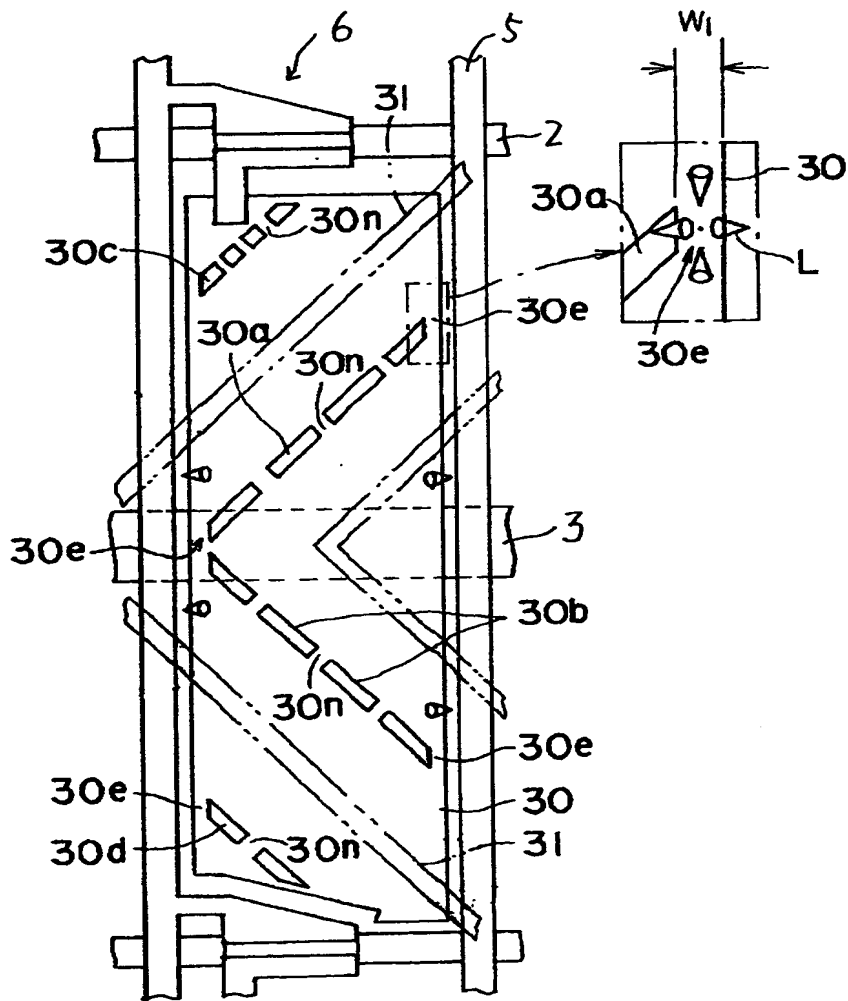
【図 23】

第 3 実施形態 (その 1)



【図 2 4】

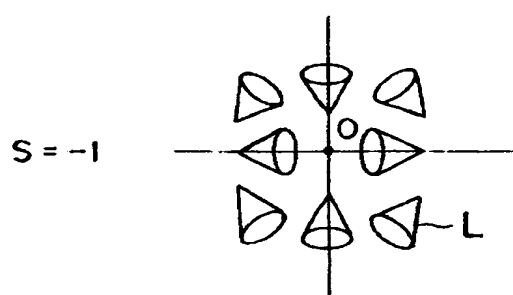
第 3 実施形態 (その 2)



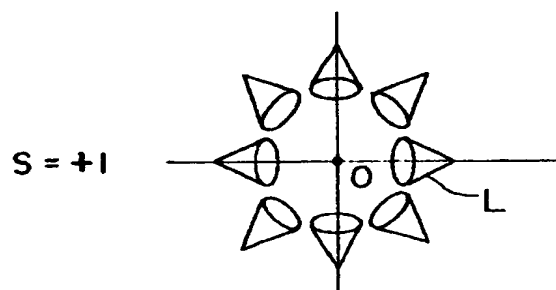
【図 2 5】

本発明の実施形態における配向特異点
の液晶分子の配向状態

(a)

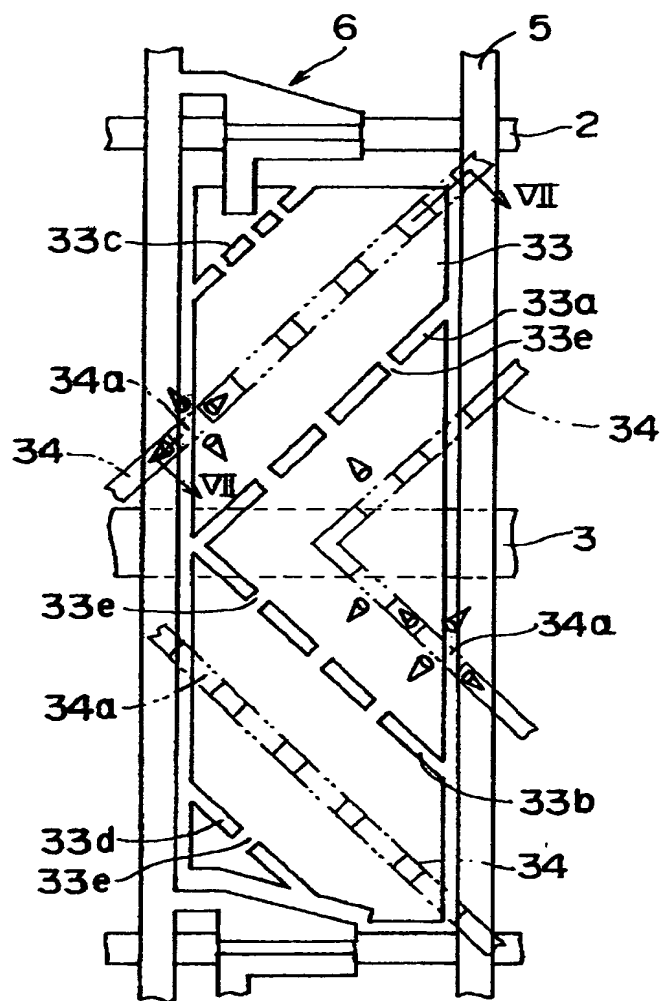


(b)



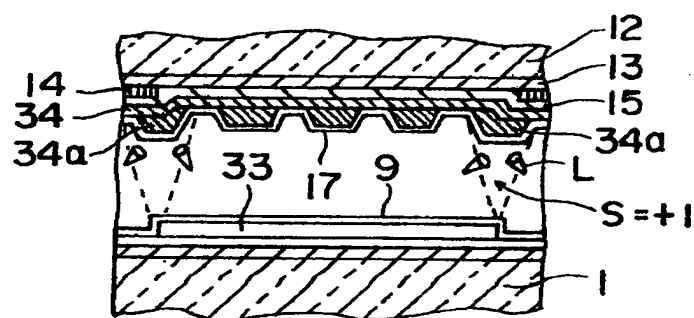
【図 2 6】

第 4 実施形態（その 1）



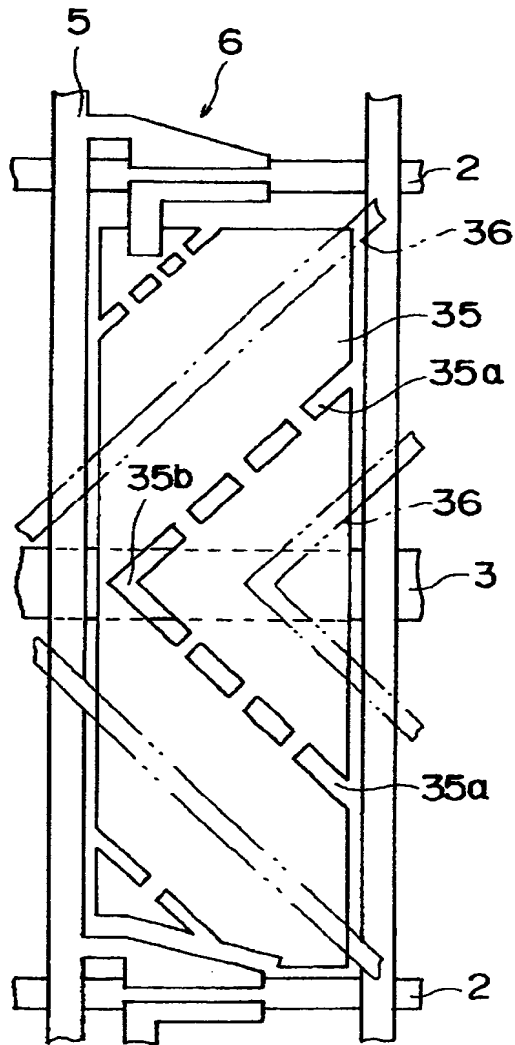
【図 2 7】

第 4 実施形態 (その 2)



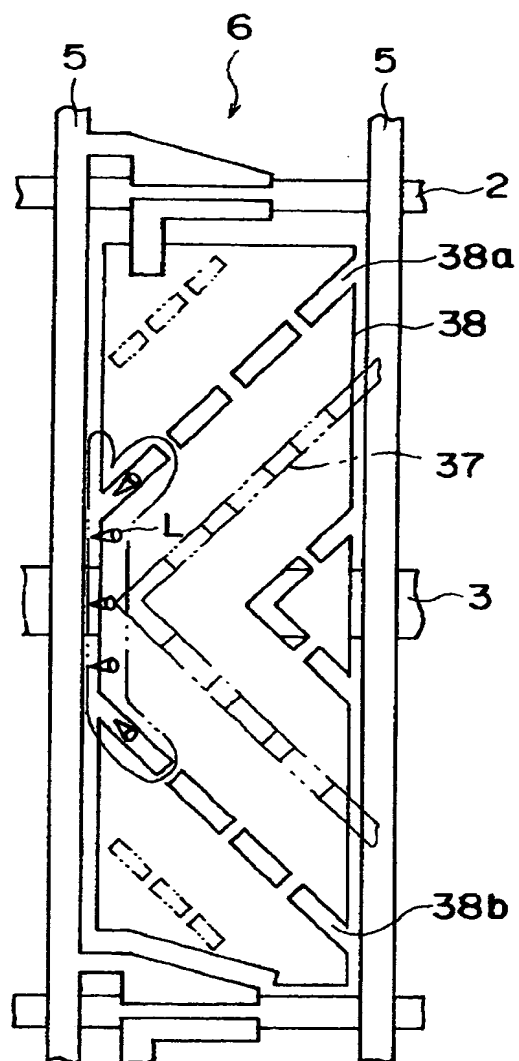
【図 2 8】

第 5 実施形態 (その 1)



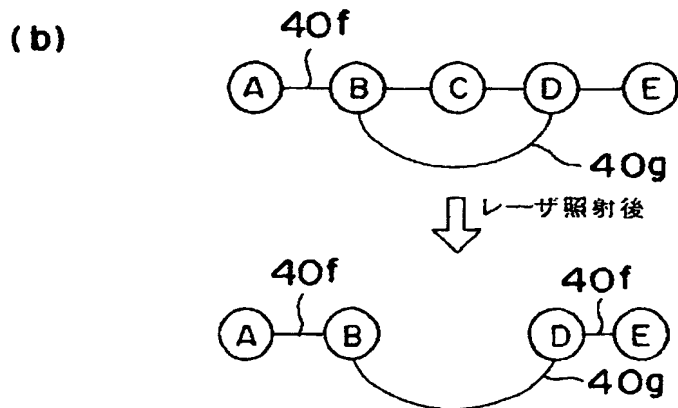
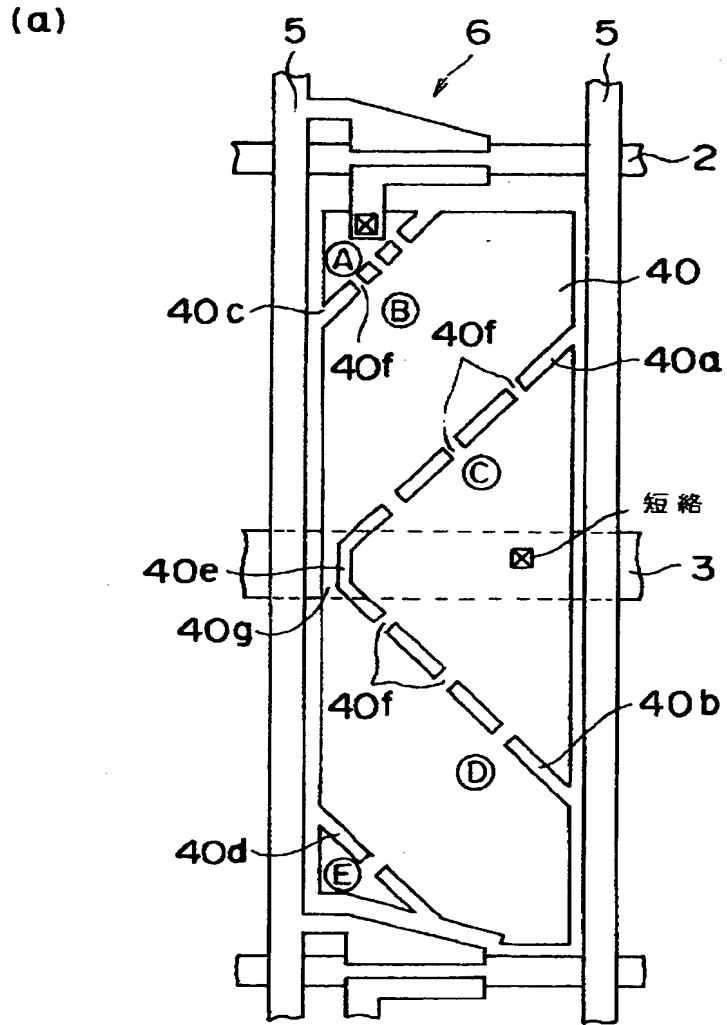
【図 29】

第 5 実施形態（その 2）



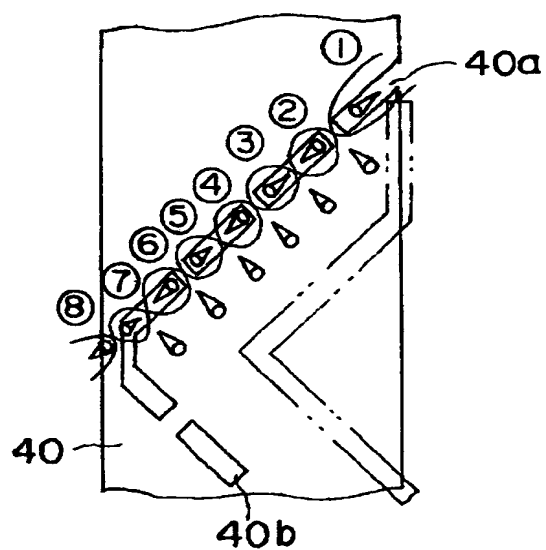
【図 30】

第 6 実施形態

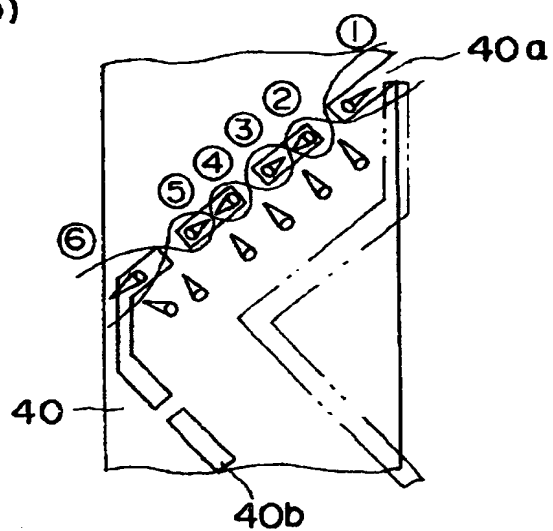


【図 31】

(a)



(b)



【書類名】 要約書

【要約】

【課題】液晶表示装置に関し、応答特性を改善し、製造歩留まりを向上する。

【解決手段】電極を有する一対の基板 1, 1 2 の少なくとも一方に、複数の構成単位からなる線状の構造物又は線状のスリットを設けて電圧印加時の液晶配向を制御する垂直配向型の液晶表示装置において、画素電極 3 0 上の構造物又は前記電極内のスリット 3 0 a と一方の基板 1 上の画素電極 3 0 のエッジとが交差する部分に、液晶分子が $s = -1$ の配向特異点を形成するための配向制御手段を設ける。

【選択図】 図 2 4

出 願 人 履 歴 情 報

識別番号 [0 0 0 0 0 5 2 2 3]

1. 変更年月日 1 9 9 6 年 3 月 2 6 日

[変更理由] 住所変更

住 所 神奈川県川崎市中原区上小田中4丁目1番1号

氏 名 富士通株式会社